

日本国特許庁  
JAPAN PATENT OFFICE

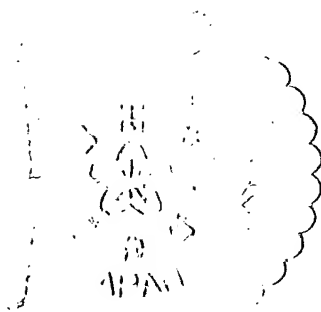
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日                      2002年12月 6日  
Date of Application:

出願番号                      特願2002-355345  
Application Number:  
[ST. 10/C]:                      [JP2002-355345]

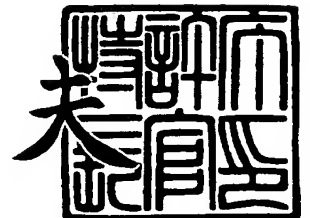
出願人                      セイコーエプソン株式会社  
Applicant(s):



2003年10月14日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 J0094553

【提出日】 平成14年12月 6日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/02  
H01L 27/00  
H01L 27/14

【発明の名称】 波長多重チップ間光インターコネクション回路、電気光学装置および電子機器

【請求項の数】 15

【発明者】  
【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
【氏名】 近藤 貴幸

【特許出願人】  
【識別番号】 000002369  
【氏名又は名称】 セイコーエプソン株式会社

【代理人】  
【識別番号】 100089037  
【弁理士】  
【氏名又は名称】 渡邊 隆

【代理人】  
【識別番号】 100064908  
【弁理士】  
【氏名又は名称】 志賀 正武

【選任した代理人】  
【識別番号】 100110364  
【弁理士】  
【氏名又は名称】 実広 信哉

## 【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9910485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 波長多重チップ間光インターコネクション回路、電気光学装置および電子機器

【特許請求の範囲】

【請求項 1】 基板上に設けられたものであって、波長選択性を持った発光機能又は受光機能を備える微小タイル状素子を有することを特徴とする波長多重チップ間光インターコネクション回路。

【請求項 2】 前記波長多重チップ間光インターコネクション回路は、前記基板上に設けられたものであって前記微小タイル状素子と光学的に接続されている光導波路を有することを特徴とする請求項 1 記載の波長多重チップ間光インターコネクション回路。

【請求項 3】 前記光導波路は、樹脂を有してなるとともに、分岐路を備えることを特徴とする請求項 2 記載の波長多重チップ間光インターコネクション回路。

【請求項 4】 前記光導波路は、前記基板上に複数本設けられていることを特徴とする請求項 2 又は 3 記載の波長多重チップ間光インターコネクション回路。

【請求項 5】 1 本の前記光導波路に、発光機能を備えた複数の前記微小タイル状素子が光学的に接続されており、

該発光機能を備えた複数の微小タイル状素子は、発光波長が異なることを特徴とする請求項 2 乃至 4 のいずれか一項に記載の波長多重チップ間光インターコネクション回路。

【請求項 6】 前記発光機能を備えた複数の微小タイル状素子は、同時に 1 本の前記光導波路に複数の発光波長の光パルス信号を入射させることを特徴とする請求項 5 記載の波長多重チップ間光インターコネクション回路。

【請求項 7】 1 本の前記光導波路に、受光機能を備えた複数の前記微小タイル状素子が光学的に接続されており、

該受光機能を備えた複数の微小タイル状素子は、受光波長が異なることを特徴とする請求項 2 乃至 6 のいずれか一項に記載の波長多重チップ間光インターコネ

クシオン回路。

【請求項 8】 前記基板上には、集積回路チップが実装されており、

該集積回路チップと前記微小タイル状素子は、該基板上の配線により電氣的に接続されていることを特徴とする請求項 1 乃至 7 のいずれか一項に記載の波長多重チップ間光インターコネクション回路。

【請求項 9】 前記集積回路チップは、前記基板上にフリップチップ実装されていることを特徴とする請求項 8 記載の波長多重チップ間光インターコネクション回路。

【請求項 1 0】 前記基板は、フラットパネルディスプレイの構成要素となるものであり、

前記基板上には、少なくとも、前記集積回路チップとしてタイミングコントロール集積回路及びドライバ集積回路がそれぞれ実装されており、

前記光導波路は、前記タイミングコントロール集積回路と前記ドライバ集積回路とを結ぶように設けられていることを特徴とする請求項 8 又は 9 記載の波長多重チップ間光インターコネクション回路。

【請求項 1 1】 前記ドライバ集積回路は、前記基板上に複数実装されており、

前記光導波路は、該複数のドライバ集積回路毎に分岐路を備えることを特徴とする請求項 1 0 記載の波長多重チップ間光インターコネクション回路。

【請求項 1 2】 前記タイミングコントロール集積回路は、発光機能を有する複数の前記微小タイル状素子を備え、

前記発光機能を有する複数の微小タイル状素子は、異なる波長の光を放射し、共通の前記光導波路に光学的に接続されていることを特徴とする請求項 1 0 又は 1 1 記載の波長多重チップ間光インターコネクション回路。

【請求項 1 3】 前記複数のドライバ集積回路は、受光波長が異なる前記微小タイル状素子をそれぞれ備えていることを特徴とする請求項 1 1 又は 1 2 記載の波長多重チップ間光インターコネクション回路。

【請求項 1 4】 請求項 1 乃至 1 3 のいずれか一項に記載の波長多重チップ間光インターコネクション回路を備えたことを特徴とする電気光学装置。

【請求項 1 5】 請求項 1 乃至 1 3 のいずれか一項に記載の波長多重チップ間光インターコネクション回路を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、波長多重チップ間光インターコネクション回路、電気光学装置および電子機器に関する。

【0 0 0 2】

【従来の技術】

近年、平面ディスプレイ装置として、エレクトロルミネッセンスパネル（E L P）、プラズマディスプレイパネル（P D P）、液晶表示装置（L C D）などが用いられている。これらの平面ディスプレイ装置は、大型化、大容量表示化に伴う信号の遅延などを解消するために、光を信号伝達に用いる技術が検討されている（例えば、特許文献 1 参照）。

【0 0 0 3】

【特許文献 1】

特開平 5 - 1 0 0 2 4 6 号公報

【0 0 0 4】

また、コンピュータは、集積回路の内部構造の微細化により、C P U 内部の動作速度（動作クロック）が年々向上している。しかし、C P U と記憶装置などの周辺装置を繋ぐバスにおける信号伝達速度はほぼ限界に達しつつあり、コンピュータの処理速度のボトルネックとなっている。このバスにおける信号伝達を光信号で行うことができれば、コンピュータの処理速度の限界を著しく高めることが可能となる。

【0 0 0 5】

そして、光信号を用いてデータ伝達するには、光源から放射された光信号を所定の場所まで伝達して、受光素子などに入力する光伝送手段が必要になる。従来このような光伝送手段としては、光ファイバーを利用した技術、又は基板上に形成した光導波路を利用した技術がある。

**【 0 0 0 6 】****【発明が解決しようとする課題】**

しかしながら、光伝送手段として光ファイバーを利用した場合、発光素子及び受光素子などの光部品との接続が繁雑になり、その製造に多大なコスト及び時間がかかるとともに、光伝送手段の小型化が困難になるという問題がある。

**【 0 0 0 7 】**

これに対し、基板上に形成した光導波路を利用することによって、光伝送媒体と発光素子及び受光素子などとの接続を簡単にすることが考えられる。しかし、この光導波路に適した入出力構造が未だ見いだされていないのが現状であり、平面ディスプレイ装置又はコンピュータに適用できるほどの微細化及び製造容易化が図られた光伝送手段は実現されていない。

**【 0 0 0 8 】**

本発明は、上記事情に鑑みてなされたもので、信号伝達速度を高速化することができるとともに容易に微細化することができ、簡易に製造することができる波長多重チップ間光インターコネクション回路、電気光学装置および電子機器の提供を目的とする。

**【 0 0 0 9 】****【課題を解決するための手段】**

上記した目的を達成するために本発明の波長多重チップ間光インターコネクション回路は、基板上に設けられたものであって、波長選択性を持った発光機能又は受光機能を備える微小タイル状素子を有することを特徴とする。

本発明によれば、波長選択性を持つ微小タイル状素子により、所望波長の光信号を送受信することができる。そこで、本発明によれば、例えば複数の微小タイル状素子を用いて、異なる波長の複数の光信号を同時に送受信することができ、1つの光通信路で波長多重伝送をすることができる。

また、本発明によれば、微小タイル状素子を非常に小さな形状（例えば、数百 $\mu\text{m}$ 四方以下の面積と数十 $\mu\text{m}$ 以下の厚さをもつもの）にすることができ、非常にコンパクトであり、集積回路チップ間のデータ伝送手段などとして用いることができ、簡便に製造することができる波長多重伝送手段を提供することができる。

。

#### 【0010】

また、本発明の波長多重チップ間光インターコネクション回路は、前記基板上に設けられたものであって前記微小タイル状素子と光学的に接続されている光導波路を有することが好ましい。

本発明によれば、例えば基板上の所望位置に接着剤などを用いて貼り付けた微小タイル状素子の上部を通るように透明樹脂などからなる光導波路を設けることで、微小タイル状素子から放射される光又は微小タイル状素子に入射する光をその光導波路において伝播させることができる。そこで、本発明によれば、簡便にコンパクトな波長多重伝送手段を提供することができる。

#### 【0011】

また、本発明の波長多重チップ間光インターコネクション回路は、前記光導波路が樹脂を有してなるとともに分岐路を備えることが好ましい。

本発明によれば、樹脂を用いて分岐路を備える光導波路を簡便に構成することができる。また、本発明によれば、光導波路が分岐路を備えるので、光学的に繋がっている1つの光導波路に対して、容易に、基板上に分散して配置された複数の微小タイル状素子を光学的に接続することができる。そこで、本発明によれば、複数の微小タイル状素子が接続された光導波路において光信号を効率よく伝播させることができ、光導波路における光結合効率を高めることができる。

#### 【0012】

また、本発明の波長多重チップ間光インターコネクション回路は、前記光導波路が前記基板上に複数本設けられていることが好ましい。

本発明によれば、複数本の光導波路を用いることで、同時に送受信できる光信号（波長）の数を簡易に増やすことができ、さらに高速な信号伝送手段を簡便に提供することができる。

#### 【0013】

また、本発明の波長多重チップ間光インターコネクション回路は、1本の前記光導波路に、発光機能を備えた複数の前記微小タイル状素子が光学的に接続されており、該発光機能を備えた複数の微小タイル状素子は、発光波長が異なること



が好ましい。

本発明によれば、複数の微小タイル状素子を近接又は密接に基板上に配置することができ、極めてコンパクトな光多重信号送信手段を簡便に提供することができる。

#### 【0 0 1 4】

また、本発明の波長多重チップ間光インターコネクション回路は、前記発光機能を備えた複数の微小タイル状素子が同時に 1 本の前記光導波路に複数の発光波長の光パルス信号を入射させることが好ましい。

本発明によれば、1 本の光導波路と複数の微小タイル状素子を用いて、極めてコンパクトな光多重信号送信手段を簡便に提供することができる。

#### 【0 0 1 5】

また、本発明の波長多重チップ間光インターコネクション回路は、1 本の前記光導波路に、受光機能を備えた複数の前記微小タイル状素子が光学的に接続されており、該受光機能を備えた複数の微小タイル状素子は受光波長が異なることが好ましい。

本発明によれば、同一の光導波路に接続された複数の微小タイル状素子であって、受光機能を備えた複数の微小タイル状素子が、それぞれクロストークすることなく自分宛のデータ（特定波長の光信号）を選択的に受信することができる。

#### 【0 0 1 6】

また、本発明の波長多重チップ間光インターコネクション回路は、前記基板上に集積回路チップが実装されており、該集積回路チップと前記微小タイル状素子が該基板上の配線により電氣的に接続されていることが好ましい。

本発明によれば、集積回路チップの入出力信号を微小タイル状素子により電気信号から光信号へ又は光信号から電気信号へ変換することができる。したがって本発明によれば、極めてコンパクトで簡便な構造でありながら、集積回路チップと他の回路間のデータ伝送を極めて高速化することができる。

#### 【0 0 1 7】

また、本発明の波長多重チップ間光インターコネクション回路は、前記集積回路チップが前記基板上にフリップチップ実装されていることが好ましい。

本発明によれば、集積回路チップを簡便に且つコンパクトに基板上に実装することができる。例えば、基板表面に電極などとして機能するボンディングパッドを形成し、そのボンディングパッド上に凸状の導電体のバンプを形成し、そのバンプの上に集積回路チップをフリップチップ実装することができる。

#### 【0018】

また、本発明の波長多重チップ間光インターコネクション回路は、前記基板がフラットパネルディスプレイの構成要素となるものであり、前記基板上には、少なくとも、前記集積回路チップとしてタイミングコントロール集積回路及びドライバ集積回路がそれぞれ実装されており、前記光導波路は、前記タイミングコントロール集積回路と前記ドライバ集積回路とを結ぶように設けられていることが好ましい。

本発明によれば、フラットパネルディスプレイにおいて、映像信号に基づいて各画素を制御する信号（データ信号、走査信号など）を生成するタイミングコントロール回路と、タイミングコントロール回路から出力された信号を受信し増幅などして各画素を駆動するドライバ集積回路（データ線ドライバ集積回路、走査線ドライバ集積回路）とを、光導波路で接続することができる。ここで、1本の光導波路で複数種類のデータ信号及び走査信号を同時に伝送することができる。したがって本発明にとれば、コンパクトなフラットパネルディスプレイでありながら、データ信号及び走査信号などを極めて高速に伝送することができ、画素数が従来よりも多く、高画質な表示装置を提供することができる。

また、本発明によれば、発光機能を有する微小タイル状素子を簡易なドライバで駆動することができるので、フラットパネルディスプレイの回路構成をシンプルにすることができ、製造コストを低減することができる。

また、本発明によれば、映像信号などを光信号で伝送することができるので、画面から出る電磁波を大幅に低減することができ、電磁波障害（EMI）の発生を大幅に低減することができる。

#### 【0019】

また、本発明の波長多重チップ間光インターコネクション回路は、前記ドライバ集積回路が前記基板上に複数実装されており、前記光導波路は、該複数のドラ

イバ集積回路毎に分岐路を備えることが好ましい。

本発明によれば、タイミングコントロール回路から1つの光導波路へ入射されたデータ信号又は走査信号などを、各分岐路を介して各ドライバ集積回路に伝送することができる。したがって、本発明によれば、光導波路の光結合効率を高めることができ、フラットパネルディスプレイの構成をさらにシンプルにすることができる。

#### 【0020】

また、本発明の波長多重チップ間光インターコネクション回路は、前記タイミングコントロール集積回路が、発光機能を有する複数の前記微小タイル状素子を備え、前記発光機能を有する複数の微小タイル状素子は、異なる波長の光を放射し、共通の前記光導波路に光学的に接続されていることが好ましい。

本発明によれば、タイミングコントロール回路が異なる波長（例えば波長 $\lambda_1$ ， $\lambda_2 \cdots \lambda_n$ ）の光をそれぞれ放射する複数の微小タイル状素子と電氣的に接続されていることにより、1つの光導波路で複数の光信号（データ信号及び走査信号など）を同時に伝送することができる。

#### 【0021】

また、本発明の波長多重チップ間光インターコネクション回路は、前記複数のドライバ集積回路が受光波長の異なる前記微小タイル状素子をそれぞれ備えていることが好ましい。

本発明によれば、光導波路に複数の光信号（データ信号及び走査信号など、例えば波長 $\lambda_1$ ， $\lambda_2 \cdots \lambda_n$ ）を伝播させて、各ドライバ集積回路が所望の光信号（波長 $\lambda_1$ ， $\lambda_2 \cdots \lambda_n$ のうちの1つ）を受信することができる。したがって、各ドライバ集積回路は、1本の光導波路を同時に伝播する複数の光信号のなかから自分宛の光信号を受信することができる。

#### 【0022】

本発明の電気光学装置は、前記波長多重チップ間光インターコネクション回路を備えたことを特徴とする。

本発明によれば、液晶表示装置、エレクトロルミネッセンスパネル及びプラズマディスプレイなどの電気光学装置において、タイミングコントロール回路及び

ドライバ回路などを前記波長多重チップ間光インターコネクション回路で構成することができる。そこで、本発明によれば、電気光学装置の走査信号及びデータ信号などを前記波長多重チップ間光インターコネクション回路によって伝送することができ、高速に各画素を駆動制御することができ、平面ディスプレイ装置における画面の大型化、高品位化及びさらなるコンパクト化を実現することができる。

#### 【0023】

本発明の電子機器は、前記波長多重チップ間光インターコネクション回路を備えたことを特徴とする。

本発明によれば、CPU及びメモリ回路などを前記集積回路チップで構成し、その各チップ間を前記波長多重チップ間光インターコネクション回路で繋いだモジュールを備える電子機器とすることで、従来よりも高速に信号処理することができ、かつコンパクトで高性能な電子機器を安価に提供することができる。

また、本発明によれば、例えば、表示装置に波長多重チップ間光インターコネクション回路を適用することで、高品位な画像を表示することができるコンパクトな電子機器を安価に提供することができる。

#### 【0024】

##### 【発明の実施の形態】

以下、本発明の実施形態に係る波長多重チップ間光インターコネクション回路について図面を参照して説明する。

##### （第1実施形態）

図1は本発明の第1実施形態に係る波長多重チップ間光インターコネクション回路を示す斜視図である。図2は図1に示す波長多重チップ間光インターコネクション回路の要部断面図である。

#### 【0025】

基板10の表面には、複数の集積回路チップ（LSIチップ又はICチップ）201a、201b、201cが実装されている。集積回路チップ201a、201b、201cは、CPU、メモリ回路、映像信号処理回路、映像信号ドライバ回路、通信I/O、各種インターフェース回路、A/Dコンバータ、D/Aコンバータなどを構成するものである。なお、図1では3個の集積回路チップ20

1 a, 201 b, 201 c が実装されているが、本発明はこれに限定されるものではない。基板 10 としては、ガラスエポキシ、セラミック、ガラス、プラスチック、半導体、ポリイミド、シリコンなど任意のものを適用することができる。

#### 【0026】

基板 10 の表面における各集積回路チップ 201 a, 201 b, 201 c の近辺には、複数の微小タイル状素子 200 が接着剤などで貼り付けられている。微小タイル状素子 200 は、発光機能又は受光機能を備えた微小なタイル形状の半導体デバイスである。発光機能を備えた微小タイル状素子 200 は、面発光レーザ (VCSEL)、電界吸収変調内蔵の DFB (Distributed Feedback) レーザ又は LED などを備えるものとする。受光機能を有する微小タイル状素子は、例えばフォトダイオード又はフォトトランジスタなどを備えるものとする。また、例えば微小タイル状素子 200 は、厚さが  $20\ \mu\text{m}$  以下であり、縦横の大きさが数十  $\mu\text{m}$  から数百  $\mu\text{m}$  の板状部材とする。微小タイル状素子 200 の製造方法については、後で詳細に説明する。

#### 【0027】

ここで、各微小タイル状素子 200 の発光機能又は受光機能は、波長選択性をもっている。例えば、波長  $\lambda_1$  の光を放射する微小タイル状素子、波長  $\lambda_2$  の光を放射する微小タイル状素子、波長  $\lambda_n$  の光を放射する微小タイル状素子、波長  $\lambda_1$  の光を受光する微小タイル状素子、波長  $\lambda_2$  の光を受光する微小タイル状素子、波長  $\lambda_n$  の光を受光する微小タイル状素子が、それぞれ微小タイル状素子 200 として貼り付けられている。各微小タイル状素子 200 の波長選択性は、その微小タイル状素子 200 の発光面又は受光面に、特定の波長の光のみを透過させるカラーフィルタ又はバントバスフィルタをなす膜などを設けることで実現してもよい。

#### 【0028】

また、基板 10 の表面には、光導波路材からなる光導波路 30 が設けられている。光導波路材としては透明樹脂又はゾルゲルガラスなどを適用することができる。そして、光導波路 30 は、各微小タイル状素子 200 を接続するように、すなわち各微小タイル状素子 200 の上を通るように形成されている。そこで、各

微小タイル状素子 200 は、光導波路 30 によって光学的に接続される。したがって、ある微小タイル状素子 200 から放射された波長  $\lambda 1$  の光信号は、光導波路 30 を伝播して、波長  $\lambda 1$  の光を受光する微小タイル状素子 200 によって受信される。また、光導波路 30 は、図 1 に示すような分岐を設けてもよく、曲線形状にしてもよい。また図 1 では 1 つの光導波路 30 が設けられているが、1 つの基板 10 に複数本の光導波路 30 を設けてもよい。

#### 【0029】

各集積回路チップ 201 a, 201 b, 201 c は、図 2 に示すように基板 10 の表面にフリップチップ実装されている。微小タイル状素子 200 は基板 10 に接着されている。微小タイル状素子 200 と電氣的に接続するように電極 211 が設けられている。集積回路チップ 201 a はバンプ 212 などを介して電極 211 に接続されている。このように集積回路チップ 201 a と微小タイル状素子 200 が電氣的に接続されている。電極 211 は、基板 10 表面に設けられバンプ 212 が接続するボンディングパッドと、微小タイル状素子 200 を接続する金属配線で構成してもよい。バンプ 212 と電極 211 は、直接接合に限定されず、ハンダや導電ペーストなどを介して接合してもよい。

#### 【0030】

これらの構成により、例えば集積回路チップ 201 a から出力された電気信号（パルス信号）は、バンプ 212 及び電極 211 を経由して微小タイル状素子 200 に伝達する。その電気信号は、微小タイル状素子 200 によって例えば波長  $\lambda 1$  の光パルス信号に変換されて光導波路 30 内に放射される。その波長  $\lambda 1$  の光パルス信号は、光導波路 30 を伝播し集積回路チップ 201 b, 201 c にそれぞれ接続されている波長  $\lambda 1$  の光を受光する微小タイル状素子 200 で電気信号に変換される。その電気信号は、集積回路チップ 201 b, 201 c にそれぞれ入力される。

#### 【0031】

この動作と同様にして、集積回路チップ 201 a から出力された複数の電気信号は、集積回路チップ 201 a に接続されている複数の微小タイル状素子 200 によって波長  $\lambda 1$ ,  $\lambda 2$ ,  $\lambda n$  の複数の光パルス信号に変換される。その複数の

光パルス信号は、光導波路 30 を同時に伝播する。そして、波長  $\lambda 1$  の光パルス信号は、集積回路チップ 201b, 201c にそれぞれ接続されている波長  $\lambda 1$  の光を受光する微小タイル状素子 200 で電気信号に変換され、集積回路チップ 201b, 201c それぞれに入力される。また、波長  $\lambda 2$  の光パルス信号は、集積回路チップ 201b, 201c にそれぞれ接続されている波長  $\lambda 2$  の光を受光する微小タイル状素子 200 で電気信号に変換され、集積回路チップ 201b, 201c それぞれに入力される。また、波長  $\lambda n$  の光パルス信号は、集積回路チップ 201b, 201c にそれぞれ接続されている波長  $\lambda n$  の光を受光する微小タイル状素子 200 で電気信号に変換され、集積回路チップ 201b, 201c それぞれに入力される。すなわち、各波長の光パルス信号は、クロストークすることなく、所望の微小タイル状素子 200 間で送受信される。

#### 【0032】

したがって、本実施形態によれば、1つの光導波路 30 と複数の微小タイル状素子 200 を用いて、集積回路チップ 201a, 201b, 201c 同士間においてそれぞれ異なる波長の複数の光パルス信号を独立して並列に伝送する波長多重伝送をすることができる。そこで、本実施形態によれば、集積回路チップ 201a, 201b, 201c 同士間において極めて高速にデータ伝送することができ、コンパクトにかつ簡便に製造することができる波長多重チップ間光インターコネクション回路を提供することができる。

#### 【0033】

また、上記実施形態では、集積回路チップ 201a, 201b, 201c 同士間でのデータ伝送に本発明を適用した例について説明したが、本発明はこれに限定されるものではなく、集積回路チップと基板 10 に設けられた回路との間に本発明に係る波長多重チップ間光インターコネクション回路を適用してもよい。

#### 【0034】

##### (第2実施形態)

次に本発明の第2実施形態に係る波長多重チップ間光インターコネクション回路の応用例について図3から図5を参照して説明する。本実施形態はフラットパネルディスプレイ (FPD) のタイミングコントロール回路とドライバ回路とを

光導波路 30 などで接続するものである。図 3 は本発明の第 2 実施形態に係る波長多重チップ間光インターコネクション回路の応用例であるフラットパネルディスプレイの回路図である。

#### 【0035】

基板 10 は、フラットパネルディスプレイの構成部材となるものである。この基板 10 としては、ガラス又はプラスチックなどを適用することができる。基板 10 の上には、タイミングコントロール回路 222 と、複数（例えば 4 個）のデータ線ドライバ回路 223-1, 223-2, 223-3, 223-4 と、複数（例えば 4 個）の走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 と、画素マトリクス（表示面）225 とが設けられている。タイミングコントローラ回路 222 の入力端子には、映像ソース 221（パーソナルコンピュータ、ビデオ、チューナなど）の出力端子が接続されている。

#### 【0036】

タイミングコントローラ回路 222、データ線ドライバ回路 223-1, 223-2, 223-3, 223-4 及び走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 は、それぞれ集積回路チップで構成され、図 1 の集積回路チップ 201a, 201b, 201c に相当するものである。したがって、タイミングコントローラ回路 222、データ線ドライバ回路 223-1, 223-2, 223-3, 223-4 及び走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 は、基板 10 上にフリップチップ実装されていることが好ましい。

#### 【0037】

そして、タイミングコントロール回路 222 とデータ線ドライバ回路 223-1, 223-2, 223-3, 223-4 を結ぶように、1 つの光導波路 30A が基板 10 上に設けられている。この光導波路 30A は、上記第 1 実施形態の光導波路 30 に相当するものであり、データ線ドライバ回路 223-1, 223-2, 223-3, 223-4 毎に分岐路を備えている。

#### 【0038】

また、タイミングコントロール回路 222 と走査線ドライバ回路 224-1,



224-2, 224-3, 224-4を結ぶように、1つの光導波路30Bが基板10上に設けられている。この光導波路30Bは、上記第1実施形態の光導波路30に相当するものであり、走査線ドライバ回路224-1, 224-2, 224-3, 224-4毎に分岐路を備えている。

#### 【0039】

タイミングコントロール回路222は、光導波路30Aと光学的に接続された複数の発光機能を有する第1微小タイル状素子21Aを備えている。第1微小タイル状素子21Aは、上記第1実施形態における発光機能を有する微小タイル状素子200に相当するものである。そして第1微小タイル状素子21Aは、タイミングコントロール回路222の出力信号の一つであるデータ信号（電気信号）を光パルス信号に変換するものである。この複数（例えば4個）の第1微小タイル状素子21Aは、それぞれ波長 $\lambda 1$ ,  $\lambda 2$ ,  $\lambda 3$ ,  $\lambda 4$ の光パルス信号を放射する。

#### 【0040】

また、タイミングコントロール回路222は、光導波路30Bに光学的に接続された複数の発光機能を有する第1微小タイル状素子21Bを備えている。この第1微小タイル状素子21Bも上記第1実施形態における発光機能を有する微小タイル状素子200に相当するものである。したがって、この第1微小タイル状素子21Bも、タイミングコントロール回路222の出力手段となるものである。そして、第1微小タイル状素子21Bは、タイミングコントロール回路222の出力信号の一つである走査信号（電気信号）を光パルス信号に変換するものである。この複数（例えば4個）の第1微小タイル状素子21Bは、それぞれ波長 $\lambda 1'$ ,  $\lambda 2'$ ,  $\lambda 3'$ ,  $\lambda 4'$ の光パルス信号を放射する。

#### 【0041】

各データ線ドライバ回路223-1, 223-2, 223-3, 223-4は光導波路30Aの分岐路と光学的に接続された受光機能を有する第2微小タイル状素子22Aを1つつつ備えている。この第2微小タイル状素子22Aは、上記第1実施形態における受光機能を有する微小タイル状素子200に相当するものである。したがって、この微小タイル状素子22Aは、データ線ドライバ回路2

23-1, 223-2, 223-3, 223-4の入力手段となるものである。

【0042】

例えば第1のデータ線ドライバ回路223-1は、光導波路30Aを伝播する複数のデータ信号のうちで、波長 $\lambda$ 1の光パルス信号を選択的に受信する第2微小タイル状素子22Aを備えている。第2のデータ線ドライバ回路223-2は、波長 $\lambda$ 2の光パルス信号を選択的に受信する第2微小タイル状素子22Aを備えている。第3のデータ線ドライバ回路223-3は、波長 $\lambda$ 3の光パルス信号を選択的に受信する第2微小タイル状素子22Aを備えている。第4のデータ線ドライバ回路223-4は、波長 $\lambda$ 4の光パルス信号を選択的に受信する第2微小タイル状素子22Aを備えている。

【0043】

各走査線ドライバ回路224-1, 224-2, 224-3, 224-4は、光導波路30Bの分岐路と光学的に接続された受光機能を有する第2微小タイル状素子22Bを1つつつ備えている。この第2微小タイル状素子22Bも、上記第1実施形態における受光機能を有する微小タイル状素子200に相当するものである。したがって、この微小タイル状素子22Bは、走査線ドライバ回路の入力手段となるものである。

【0044】

例えば、第1の走査線ドライバ回路224-1は、光導波路30Bを伝播する複数の走査信号のうちで、波長 $\lambda$ 1'の光パルス信号を選択的に受信する第2微小タイル状素子22Bを備えている。第2の走査線ドライバ回路224-2は、波長 $\lambda$ 2'の光パルス信号を選択的に受信する第2微小タイル状素子22Bを備えている。第3の走査線ドライバ回路224-3は、波長 $\lambda$ 3'の光パルス信号を選択的に受信する第2微小タイル状素子22Bを備えている。第4の走査線ドライバ回路224-4は、波長 $\lambda$ 3'の光パルス信号を選択的に受信する第2微小タイル状素子22Bを備えている。

【0045】

次に、上記構成のフラットパネルディスプレイの動作について説明する。まず映像ソース221から出力された映像信号は、タイミングコントロール回路22

2 に入力される。タイミングコントロール回路 2 2 2 は、入力した映像信号を処理して例えば 4 種類のデータ信号と 4 種類の走査信号を生成する。このうち 4 種類のデータ信号は、4 個の第 1 微小タイル状素子 2 1 A によって波長  $\lambda 1$  ,  $\lambda 2$  ,  $\lambda 3$  ,  $\lambda 4$  の 4 つの光パルス信号に変換される。また、4 種類の走査信号は、4 個の第 1 微小タイル状素子 2 1 B によって波長  $\lambda 1'$  ,  $\lambda 2'$  ,  $\lambda 3'$  ,  $\lambda 4'$  の 4 つの光パルス信号に変換される。

#### 【 0 0 4 6 】

波長  $\lambda 1$  ,  $\lambda 2$  ,  $\lambda 3$  ,  $\lambda 4$  の 4 つの光パルス信号は、光導波路 3 0 A に同時に入射し、その光導波路 3 0 A のすみずみを伝播する。そこで、波長  $\lambda 1$  の光パルス信号は、第 1 のデータ線ドライバ回路 2 2 3 - 1 に設けられた第 2 微小タイル状素子 2 2 A で受信される。これと同時に、波長  $\lambda 2$  の光パルス信号は、第 2 のデータ線ドライバ回路 2 2 3 - 2 に設けられた第 2 微小タイル状素子 2 2 A で受信される。これと同時に、波長  $\lambda 3$  の光パルス信号は、第 3 のデータ線ドライバ回路 2 2 3 - 3 に設けられた第 2 微小タイル状素子 2 2 A で受信される。これと同時に、波長  $\lambda 4$  の光パルス信号は、第 4 のデータ線ドライバ回路 2 2 3 - 4 に設けられた第 2 微小タイル状素子 2 2 A で受信される。

#### 【 0 0 4 7 】

各データ線ドライバ回路 2 2 3 - 1 , 2 2 3 - 2 , 2 2 3 - 3 , 2 2 3 - 4 は、それぞれ第 2 微小タイル状素子 2 2 A で所定波長の光パルス信号（データ信号）を電気信号に変換して入力する。そして、各データ線ドライバ回路 2 2 3 - 1 , 2 2 3 - 2 , 2 2 3 - 3 , 2 2 3 - 4 は、画素マトリクス 2 2 5 に配置されている複数のデータ線（図示せず）のうちで、割り当てられた複数のデータ線それぞれに、データ信号を出力する。

#### 【 0 0 4 8 】

また、波長  $\lambda 1'$  ,  $\lambda 2'$  ,  $\lambda 3'$  ,  $\lambda 4'$  の 4 つの光パルス信号は、光導波路 3 0 B に同時に入射し、その光導波路 3 0 B のすみずみを伝播する。そこで、波長  $\lambda 1'$  の光パルス信号は、第 1 の走査線ドライバ回路 2 2 4 - 1 に設けられた第 2 微小タイル状素子 2 2 B で受信される。これと同時に、波長  $\lambda 2'$  の光パルス信号は、第 2 の走査線ドライバ回路 2 2 4 - 2 に設けられた第 2 微小タイル

状素子 22B で受信される。これと同時に、波長  $\lambda 3'$  の光パルス信号は、第 3 の走査線ドライバ回路 224-3 に設けられた第 2 微小タイル状素子 22B で受信される。これと同時に、波長  $\lambda 4'$  の光パルス信号は、第 4 の走査線ドライバ回路 224-4 に設けられた第 2 微小タイル状素子 22B で受信される。

#### 【0049】

各走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 は、それぞれ第 2 微小タイル状素子 22B で所定波長の光パルス信号（走査信号）を電気信号に変換して入力する。そして、各走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 は、画素マトリクス 225 に配置されている複数の走査線（図示せず）のうちで、割り当てられた複数の走査線それぞれに、走査信号を出力する。

#### 【0050】

各データ線ドライバ回路 223-1, 223-2, 223-3, 223-4 から出力されたデータ信号と、各走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 から出力された走査信号とによって、画素マトリクス 225 の各画素が逐次駆動制御され、画素マトリクス 225 において映像が表示される。

#### 【0051】

これらにより、本実施形態によれば、タイミングコントロール回路 222 とデータ線ドライバ回路 223-1, 223-2, 223-3, 223-4 間を 1 本の光導波路 30A で波長多重接続し、タイミングコントロール回路 222 と走査線ドライバ回路 224-1, 224-2, 224-3, 224-4 間を 1 本の光導波路 30B で波長多重接続したので、コンパクトでありながら、画素数が従来よりも多く、光画質なフラットパネルディスプレイを提供することができる。

#### 【0052】

なお、画素マトリクス 225 に配置されている走査線及びデータ線は、従来のフラットパネルディスプレイで用いられているように電気配線で構成してもよいが、上記実施形態の光導波路 30 で構成してもよい。この構成とした場合、各データ線ドライバ回路 223 及び各走査線ドライバ回路 224 の出力部に発光機能

をもつ微小タイル状素子を設けるとともに、各走査線及びデータ線から信号を受信する各画素の信号受信手段として、受光機能をもつ微小タイル状素子を設けることが好ましい。

#### 【0 0 5 3】

また、本実施形態によれば、信号伝達を光で行うので、FPDのように比較的配線距離の長くなるタイミングIC（タイミングコントロール回路222）と各ドライバIC（データ線ドライバ回路223、走査線ドライバ回路224）との間の接続においても、高速のデータ伝達が可能になる。

また、本実施形態によれば、映像信号などを光信号で伝送することができるので、画面から出る電磁波を大幅に低減することができ、電磁波障害（EMI）の発生を大幅に低減することができる。

#### 【0 0 5 4】

また、本実施形態のフラットパネルディスプレイにおいて、基板10上に、集積回路チップなどからなるCPU及び記憶手段などを形成してもよい。そのCPU及び記憶手段は、図1に示す集積回路チップ201a，201b，201cとして基板10上に実装することが好ましい。そして、各集積回路チップ201a，201b，201c同士間及びその集積回路チップとタイミングコントロール回路222間などでのデータ伝送は、光導波路30を用いることが好ましい。このようにすることにより、情報処理手段とフラットパネルディスプレイとが一体化したコンパクトで高性能なコンピュータシステムを提供することができる。

#### 【0 0 5 5】

上記実施形態では、第2微小タイル状素子22A，22B自身が受光波長選択性をもつものとしたが、本発明はこれに限定されるものではなく、光導波路30A，30Bの各分岐部31cに波長選択機能をもたせてもよい。例えば、各分岐部31c又は分岐路にバンドパスフィルタ又はカラーフィルタを設けてもよく、各分岐部31cに波長選択性ハーフミラーなどを設けてもよい。

#### 【0 0 5 6】

次に、本実施形態において、タイミングコントロール回路222をなす集積回路チップを基板10にフリップチップ実装した構成例について具体的に説明する

。なお、下記の構成例と同様にして、データ線ドライバ回路 223-1, 223-2, 223-3, 223-4 及び走査線ドライバ回路 224-1, 224-2, 224-3, 224-4などをなす集積回路チップを基板 10 にフリップチップ実装することができる。図 4 はタイミングコントロール回路 222 がフリップチップ実装された場合の構成例を示す要部断面図である。図 5 は図 4 に示す構成例の要部平面図である。

#### 【0057】

タイミングコントロール回路 222 は、基板 10 上において集積回路チップ（ICチップ）としてフリップチップ実装されたものである。第 1 微小タイル状素子 21 は基板 10 に接着されている。第 1 微小タイル状素子 21 と電氣的に接続するように電極 211 が設けられている。タイミングコントロール回路 222 はバンプ 212 などを介して電極 211 に接続されている。このようにタイミングコントロール回路 222 と第 1 微小タイル状素子 21 が電氣的に接続されている。電極 211 は、基板 10 表面に設けられバンプ 212 が接続するボンディングパッドと、第 1 微小タイル状素子 21 を接続する金属配線で構成してもよい。バンプ 212 と電極 211 は、直接接合に限定されず、ハンダや導電ペーストなどを介して接合してもよい。

#### 【0058】

タイミングコントロール回路 222 の入出力端子のいずれかは、バンプ 212 と電氣的に接続されている。また、基板 10 上において、タイミングコントロール回路 222 の近辺には、図 5 に示すように、複数（例えば 4 個）の第 1 微小タイル状素子 21 が貼り付けられている。その複数の第 1 微小タイル状素子 21 を被うように、1 本の光導波路 30 が設けられている。

#### 【0059】

4 個の第 1 微小タイル状素子 21 は、それぞれ波長  $\lambda 1$ ,  $\lambda 2$ ,  $\lambda 3$ ,  $\lambda 4$  の光パルス信号を放射する。電極 211 は、各第 1 微小タイル状素子 21 毎に設けられ、その第 1 微小タイル状素子 21 と電氣的に接続されている。バンプ 212 は、電極毎に設けられ、その電極と電氣的に接続されている。

#### 【0060】

このような構成により、例えばタイミングコントロール回路 222 で生成された 4 種類のデータ信号は、それぞれ各バンプ 212 に出力される。そのデータ信号は、各電極 211 を介して各第 1 微小タイル状素子 21 に入力され、波長  $\lambda_1$ 、 $\lambda_2$ 、 $\lambda_3$ 、 $\lambda_4$  の光パルス信号とされて同時に光導波路 30 に放射される。

#### 【0061】

本実施形態によれば、一般的なフリップチップ法によるタイミング IC（タイミングコントロール回路 222）とドライバ IC（データ線ドライバ回路 223、走査線ドライバ回路 224）の実装手法を用いることができ、従来の実装手法と整合しながら高速の光データ伝送を実現できる。これらにより、本実施形態によれば、1 本の光導波路 30 を用いてコンパクトにかつ簡便に波長多重による光バスを構成することができる。

#### 【0062】

（光インターコネクション回路）

次に、上記実施形態の波長多重チップ間光インターコネクション回路の要素となる光インターコネクション回路について詳細に説明する。

#### 【0063】

図 6 は本実施形態に係る光インターコネクション回路を示し、（a）は概略側面図であり、（b）は概略平面図である。本実施形態に係る光インターコネクション回路は、基板 10 の表面に接着された第 1 微小タイル状素子 21 及び第 2 微小タイル状素子 22 と、第 1 微小タイル状素子 21 と第 2 微小タイル状素子 22 を繋ぐように基板 10 の表面に形成された光導波路材からなる光導波路 30 とからなるものである。なお、図 1 から図 5 に示す上記実施形態と同一のものには同一の符号を付している。光導波路 30 をなす光導波路材としては、透明樹脂又はゾルゲルガラスを適用することができる。基板 10 としては、ガラスエポキシ、セラミック、プラスチック、ポリイミド、シリコン又はガラスなど任意のものを適用することができる。

#### 【0064】

第 1 微小タイル状素子 21 は、発光機能をもつ発光部 21a を備えている。第 2 微小タイル状素子 22 は、受光機能をもつ受光部 22b を備えている。そして

光導波路 30 をなす光導波路材は、少なくとも第 1 微小タイル状素子 21 の発光部 21a と第 2 微小タイル状素子 22 の受光部 22b を被うように形成されている。

#### 【0065】

このような構成により、第 1 微小タイル状素子 21 の発光部 21a から放射された光は、光導波路 30 を伝播し、第 2 微小タイル状素子 22 の受光部 22b に到達する。そこで、発光部 21a の発光動作を制御して光信号を発光部 21a から放射すると、その光信号が光導波路 30 を伝播し、その光信号を受光部 22b が検出することができる。

#### 【0066】

また、第 1 微小タイル状素子 21 から放射された光信号は、光導波路 30 を伝播して第 2 微小タイル状素子 22 に入射するとともに、第 2 微小タイル状素子 22 の上を通過する。これにより、1 個の第 1 微小タイル状素子 21 から複数の第 2 微小タイル状素子 22 へ略同時に光信号を送信することができる。ここで、第 2 微小タイル状素子 22 の厚さを  $20\ \mu\text{m}$  以下とすることにより、基板との段差が十分小さくなるため、図 6 のように段差を乗り越えて連続的に光導波路 30 を形成できる。段差部において連続的に光導波路 30 を形成しても、段差が小さいため、散乱などの光の伝達損失はほとんど無視できる。そのため段差部に段差緩和のための特別な構造や光学素子を必要としない。よって低コストかつ簡便に作製できる。また、光導波路 30 をなす光導波路材の厚さを数十  $\mu\text{m}$  以下にすることができる。

#### 【0067】

第 1 微小タイル状素子 21 は、例えば、LED、VCSEL（面発光レーザ）又は電界吸収変調器内蔵のDFBレーザを備えるものとする。発光デバイスとして、LEDはもっとも構造が単純で作製が容易であるが、光信号の変調速度が数百Mbps程度と遅い。これに対してVCSELは、10Gbpsを超える非常に高速な変調が可能であるうえ、しきい値電流が小さく発光効率が高いので低消費電力で駆動できる。DFBレーザは、変調速度は1Gbps程度と面発光レーザには及ばないものの、微小タイル形状の端部から基板10の平面と平行な方向



、すなわち光導波路 30 に沿った方向へレーザ光を出射するため、面発光レーザより効率よく光信号を伝播することができる。

#### 【0068】

第2微小タイル状素子22は、例えば、フォトダイオード又はフォトトランジスタを備えるものとする。ここで、フォトダイオードとしては、PIN型フォトダイオード、APD（アバランシェフォトダイオード）、MSM型フォトダイオードを用途に応じて選ぶことができる。APDは、光感度、応答周波数ともに高い。MSM型フォトダイオードは、構造が単純で増幅用トランジスタとともに集積化しやすい。

#### 【0069】

また、受光素子からなる第3微小タイル状素子（図示せず）を第1微小タイル状素子21に重ねるように形成することもできる。こうすれば第1微小タイル状素子21の発光量を第3微小タイル状素子でモニタし、その値を第1微小タイル状素子21へフィードバックさせることでAPC機能を持たせることが可能となり、安定した光データ伝送を実現できる。あるいは第1微小タイル状素子21そのものにAPC機能を内蔵させてもよい。また、第2微小タイル状素子22は、検出した信号を増幅する回路などを備えることが望ましい。こうすることにより、装置をさらに高性能化することができる。

#### 【0070】

そして、第1微小タイル状素子21及び第2微小タイル状素子22は、基板10に設けられた集積回路、又はEL表示回路、プラズマディスプレイ、液晶表示回路などの電子回路（図示せず）と電気的に接続されている。これにより、集積回路などからなるコンピュータシステムをコンパクトでありながら従来よりも高速にすることができる。また、基板10に設けられた平面ディスプレイなどの走査信号を本実施形態の光インターコネクション回路によって高速に伝送することができ、平面ディスプレイ装置における画面の大型化及び高品位化を促進することができる。

#### 【0071】

図6においては、第1微小タイル状素子21と第2微小タイル状素子22がそ

れぞれ一つづつ、一本の光導波路 30 に結合されているが、第 2 微小タイル状素子 22 の個数は複数個であってもよい。この場合、一つの第 1 微小タイル状素子 21（発光素子）から送信された光信号は、一本の光導波路 30 を伝播して、複数の第 2 微小タイル状素子 22 で同時に検出されることができる。これは一対多のバスラインと同じである。

#### 【0072】

また、第 1 微小タイル状素子 21 と第 2 微小タイル状素子 22 とともに複数個であってもよい。ここで、各第 1 微小タイル状素子 21 は、放射する光の波長が異なるものとしてもよい。また、各第 2 微小タイル状素子 22 は、少なくとも 1 つの第 1 微小タイル状素子 21 が放射する光の波長に対応して、波長選択機能をもつ受光手段であることが好ましい。これらにより、複数の第 1 微小タイル状素子 21 からそれぞれ送信された複数の光信号が、1 つの光導波路 30 を同時に伝播して、複数の第 2 微小タイル状素子 22 それぞれに検出されることができる。したがって、複数の光信号を並列に送受信することができるバスを、簡易に構成することができる。

#### 【0073】

また、光導波路 30 は、図 6 においては直線状に形成されているが、曲線状に形成する又は複数に分岐させることもできる。また、ループ状に形成してもかまわない。また、複数のタイル状素子を覆うようにシート状に形成してもよい。もちろん一つの基板 10 の表面に複数の組の第 1 微小タイル状素子 21 と第 2 微小タイル状素子 22 及び光導波路 30 を形成してもかまわない。さらに、基板 10 の表裏両面に第 1 微小タイル状素子 21 と第 2 微小タイル状素子 22 及び光導波路 30 を形成することもできる。

#### 【0074】

次に、本実施形態に係る光インターコネクション回路の変形例について図 7 から図 10 を参照して説明する。本実施形態は、第 1 微小タイル状素子 21 及び第 2 微小タイル状素子 22 の近傍の光導波路 30 において、光を散乱する光散乱機構を備えている点が図 6 に示す構成と異なる。図 7 は本実施形態に係る光インターコネクション回路の変形例を示す概略側面図である。

## 【0075】

本光インターコネクション回路は、光導波路30をなす光導波路材における第1微小タイル状素子21及び第2微小タイル状素子22の近傍に、光散乱機構31aをなす光散乱粒子が分散されている。光散乱粒子としては、例えばシリカ粒子、ガラス粒子又は金属粒子などを用いる。この光散乱機構31aを備えた光導波路30は、例えばディスペンサあるいはインクジェットノズルなどから液滴を吐出する液滴吐出方式を用いる。具体的には、あるインクジェットノズルなどから液状の光導波路材（樹脂など）を所定部位に吐出するとともに、他のインクジェットノズルなどから光散乱粒子を含んだ液状の光導波路材を所定部位に吐出することで、光散乱機構31aを備えた光導波路30を形成する。

## 【0076】

また、光導波路30の構成材料としては、樹脂の他にゾルゲルガラスを適用することができる。ゾルゲルガラスの製法は、金属アルコキシドに酸を加えて加水分解した溶液などを所定部位に塗布し、熱などのエネルギーを加えてガラス化するものである。

## 【0077】

図8は本実施形態に係る光インターコネクション回路の他の変形例を示す概略側面図である。本光インターコネクション回路の光散乱機構31a'は、光散乱粒子を分散した樹脂又はガラスがドーム状に形成したドーム状光散乱機構である。この光散乱機構31a'（ドーム状光散乱機構）を覆うように光導波路30が形成されている。この光散乱機構31a'は、図7に示す光散乱機構31aよりも、その大きさ及び形状などが制御しやすいので、光導波路30と第1微小タイル状素子21又は第2微小タイル状素子22との光結合効率の容易な調整が可能となる。

## 【0078】

次に、光散乱機構31a'の製造方法について説明する。まず、インクジェット又はディスペンサなどを用い、光散乱粒子を含んだ液状の樹脂又は珪酸エチルなどの金属アルコキシドに酸を加え加水分解した溶液などを基板10の所定部位にドーム状に塗布する。次いで、その塗布した部位に熱などのエネルギーを加え

てかかる溶液を硬化又はガラス化する。このようにしてドーム状の光散乱機構 31a' を第1微小タイル状素子 21 又は第2微小タイル状素子 22 の上に形成する。次いで、ドーム状の光散乱機構 31a' を覆うように透明樹脂又はゾルゲルガラスで線状の光導波路 30 を形成する。

#### 【0079】

図9は本実施形態に係る光インターコネクション回路の他の変形例を示す概略側面図である。本光インターコネクション回路の光散乱機構 31b は、光導波路 30 をなす光導波路材の表面に凹凸を設けた構成としている。この光散乱機構 31b も第1微小タイル状素子 21 及び第2微小タイル状素子 22 の近傍に設けられている。ここで、光散乱機構 31b をなす凹凸は、エンボス加工又はスタンパ転写などで形成する。

#### 【0080】

図10は本実施形態に係る光インターコネクション回路の他の変形例を示し、(a) は概略側面図であり、(b) は概略平面図である。本光インターコネクション回路の光散乱機構 31c は、光導波路 30 をなす線状の光導波路材の線幅及び高さを変化させた構成としている。すなわち、光導波路 30 において、第2微小タイル状素子 22 の受光部 22b の近傍について光導波路材の線幅及び高さを小さく絞っている。

#### 【0081】

光散乱機構 31c を備えた光導波路 30 の製造方法について次に説明する。先ず、基板 10 の表面の所望位置に第1微小タイル状素子 21 及び第2微小タイル状素子 22 を接着する。次いで、基板 10 の表面全体、並びに第1微小タイル状素子 21 及び第2微小タイル状素子 22 の表面全体に撥液処理を施す。次いで、撥液処理した面における光導波路 30 を設ける領域に親液処理を施す。ここで、親液処理を施す領域は、線状であって第2微小タイル状素子 22 の受光部 22b の近傍について線幅を絞ったパターンとする。なお、親液処理としては、例えば紫外線を照射することで行う。

#### 【0082】

次いで、親液処理した領域内に、インクジェットノズルなどから液状の光導波

路材を滴下する。すると、かかる滴下された光導波路材は、親液処理された領域において濡れ広がる作用を受け、撥液処理された領域からは弾き出される作用を受け、また表面張力なども作用する。そこでかかる光導波路材は、図10に示すような受光部22bの近傍で線幅が絞られた形状となる。

#### 【0083】

上記のように、光導波路30における第1微小タイル状素子21の近傍に光散乱機構31a, 31b, 31cを設けることにより、第1微小タイル状素子21から放射された光信号がその光散乱機構31a, 31b, 31cで散乱され、光導波路全体に効率よく光信号を伝播させることができる。また、第2微小タイル状素子22の近傍に光散乱機構31a, 31b, 31cを設けることで、光導波路30を伝播してきた光信号が第2微小タイル状素子22の近傍で散乱され、光信号を第2微小タイル状素子22に効率よく入射させることができる。

#### 【0084】

次に、本実施形態に係る光インターコネクション回路のさらなる変形例について図11から図13を参照して説明する。本実施形態は、光導波路30における第1微小タイル状素子21及び第2微小タイル状素子22の近傍、又は光導波路30の端部に、光を反射する光反射機構を備える点が上記実施形態と異なる。図11は、本実施形態に係る光インターコネクション回路の変形例を示し、(a)は概略側面図であり、(b)は概略平面図である。

#### 【0085】

例えば、光導波路30をなす光導波路材の表面に金属膜を形成することで光反射機構32a, 32bを設ける。また、光導波路30をなす光導波路材の表面に金属微粒子を含む塗料を塗布することで光反射機構32a, 32bを設けてもよい。金属微粒子としては、銀、アルミニウム、マグネシウム、銅、ニッケル、チタン、クロム、亜鉛などの微粒子を適用することができる。光反射機構32a, 32bをなす金属膜の形成及び金属微粒子を含む塗料の塗布は、インクジェットノズルなどから塗料などを吐出することで行ってもよい。また、光反射機構32a又は光反射機構32bは、光導波路30の全体に施してもかまわない。

#### 【0086】

このような構成にすることにより、第1微小タイル状素子21から放射された光信号が光反射機構32aで光導波路30に沿う方向に反射され、その光信号の一部が光反射機構32bで第2微小タイル状素子22の方向に反射される。したがって、本実施形態によれば、光信号を効率よく伝播させることができる。

#### 【0087】

図12は本実施形態に係る光インターコネクション回路の他の変形例を示し、(a)は概略側面図であり、(b)は概略平面図である。本光インターコネクション回路の光反射機構32cは、反射面を有する反射板が光導波路30の端部に貼り付けられた構成となっている。ここで、光反射機構32cの反射面は、基板10の表面に対して例えば45度の角度をもつように設けられている。

#### 【0088】

また、本光インターコネクション回路では、2本の平行な光導波路30a, 30bが設けられている。そして、光反射機構32cは、2本の光導波路30a, 30bの一方端に設けられ、光導波路30a, 30bに共用される1枚の共通反射板となっている。そこで、2つの第1微小タイル状素子21からそれぞれ放射された光信号は、光反射機構32cによってそれぞれ光導波路30a, 30bに沿う方向に反射される。したがって、本実施形態によれば、光信号を効率よく伝播させることができるとともに、効率よく光インターコネクション回路を製造することができる。

なお、図12に示す形態では、2本の光導波路30a, 30bに共通の光反射機構32cを設けたが、3本以上の光導波路に共通の光反射機構32cを設けてもよい。

#### 【0089】

図13は本実施形態に係る光インターコネクション回路の他の変形例を示し、(a)は概略側面図であり、(b)は概略平面図である。本光インターコネクション回路の光反射機構32d, 32eは、グレーティングを施した板状の光学部品（グレーティング部品）である。光反射機構32dは第1微小タイル状素子21に被さるように、光反射機構32eは第2微小タイル状素子22に被さるように、光導波路30上に設置されている。

**【0090】**

ここで、光導波路 30 a と光導波路 30 b の間隔が比較的大きい場合は、図 13 に示すように各光導波路 30 a, 30 b に別個に光反射機構 32 e を取り付ける。光導波路 30 a と光導波路 30 b が接近しておりほぼ平行に配置されている場合は、図 13 に示すように光導波路 30 a, 30 b に共通な光反射機構 32 d を取り付けてもよい。

**【0091】**

上記図 7 から図 13 に示す光散乱機構及び光反射機構は、互いに組み合わせて用いるとより効果的である。

**【0092】**

(製造方法)

次に、上記実施形態に係る光インターコネクション回路における光導波路 30 の製造方法について、図 14 から図 17 を参照して説明する。図 14 は光導波路 30 の製造方法を示す模式側面図である。

**【0093】**

まず、基板 10 の上面に上記第 1 微小タイル状素子及び第 2 微小タイル状素子を接着しておく。その後、光導波路 30 の製造工程に入る。そして、図 14 (a) に示すように、基板 10 の上面と第 1 微小タイル状素子及び第 2 微小タイル状素子（図示せず）の上面の全体に、液状の光硬化樹脂 30 c をコーティングする。このコーティングは、スピコート法、ロールコート法、スプレイコート法などで行う。

**【0094】**

次いで液状の光硬化樹脂 30 c に対して、所望パターンのマスクを介して紫外線 (UV) を照射する。これにより、液状の光硬化樹脂 30 c における所望領域だけが硬化しパターンニングされる。そして、硬化していない樹脂を洗浄などにより除去することで、図 14 (b) に示すように、硬化された光導波路材からなる光導波路 30 d が形成される。

**【0095】**

図 15 は光導波路 30 の製造方法についての他の例を示す模式側面図である。

先ず、基板 10 の上面に上記第 1 微小タイル状素子及び第 2 微小タイル状素子を接着しておく。その後、光導波路 30 の製造工程に入る。そして、図 15 (a) に示すように、基板 10 の上面と第 1 微小タイル状素子及び第 2 微小タイル状素子（図示せず）の上面全体に樹脂 30 e をコーティングして硬化させる。このコーティングは、スピコート法、ロールコート法、スプレーコート法などで行う。次いで、樹脂 30 e における所望領域にレジストマスク 41 を形成する。このレジストマスク 41 の形成領域は光導波路 30 を形成する領域と同じである。

#### 【0096】

次いで、図 15 (b) に示すように、レジストマスク 41 の上から基板 10 全体についてドライエッチング又はウエットエッチングを施し、レジストマスク 41 の下以外にある樹脂 e を除去する。このようにフォトリソパターニングして、レジストマスク 41 を除去することで、光導波路材からなる光導波路 30 f が形成される。

#### 【0097】

図 16 は光導波路 30 の製造方法についての他の例を示す模式側面図である。先ず、基板 10 の上面に上記第 1 微小タイル状素子及び第 2 微小タイル状素子を接着しておく。その後、光導波路 30 の製造工程に入る。そして、基板 10 の上面と第 1 微小タイル状素子及び第 2 微小タイル状素子（図示せず）の上面全体に、撥液処理を施して撥液表面 51 を設ける。

#### 【0098】

次いで、図 16 (a) に示すように、撥液表面 51 における所望パターン領域に紫外線を照射することなどして、撥液表面 51 のなかに所望パターンの親液表面 52 を設ける。次いで、図 16 (b) に示すように、親液表面 52 のなかに、インクジェットノズルまたはディスペンサなどから液状の光導波路材 30 g を滴下する。光導波路材 30 g としては、透明樹脂又はゾルゲルガラスを用いる。そして、基板 10 上に滴下された光導波路材 30 g を硬化させることで、光導波路材からなる光導波路 30 h が形成される。

ゾルゲルガラスで光導波路 30 g を形成する場合は、金属アルコキシドに酸を加えて加水分解した溶液などをインクジェットノズルまたはディスペンサなどが



ら親液表面 5 2 に滴下する。次いで、滴下した溶液に熱などのエネルギーを加えてガラス化し光導波路 3 0 h とする。

#### 【0 0 9 9】

図 1 7 は光導波路 3 0 の製造方法についての他の例を示す模式側面図である。先ず、基板 1 0 の上面に上記第 1 微小タイル状素子及び第 2 微小タイル状素子を接着しておく。その後、光導波路 3 0 の製造工程に入る。そして、図 1 7 (a) に示すように、基板 1 0 の上面並びに第 1 微小タイル状素子及び第 2 微小タイル状素子の上面であって、光導波路 3 0 を設けようとする領域を被うように、液状の樹脂 3 0 i を塗布する。

#### 【0 1 0 0】

次いで、光導波路 3 0 のパターン形状 5 2 をもつ型であるスタンプ 5 1 を、基板 1 0 の上方から基板 1 0 の表面に押し付ける。次いで、図 1 7 (b) に示すように、基板 1 0 の表面からスタンプ 5 1 を持ち上げる。これらにより、スタンプ 5 1 を用いたパターン転写法により、基板 1 0 上に所望パターン形状の光導波路材からなる光導波路 3 0 j が形成される。

#### 【0 1 0 1】

光導波路 3 0 の製造方法は、上記図 1 4 から図 1 7 に示す方法以外に、次に述べる方法を用いてもよい。例えば、スクリーン印刷又はオフセット印刷などの印刷法を用いて、光導波路 3 0 をなす光導波路材を設けてもよい。また、スリット状の隙間から液状の樹脂を吐出するスリットコート法を用いて、光導波路 3 0 をなす光導波路材を設けてもよい。スリットコート法としては、毛細管現象を用いて樹脂などの所望部材を基板 1 0 に塗布する手法を採用してもよい。

#### 【0 1 0 2】

(微小タイル状素子の製造方法)

次に、上記第 1 微小タイル状素子 2 1 及び第 2 微小タイル状素子 2 2 をなす微小タイル状素子の製造方法について図 1 8 から図 2 7 を参照して説明する。本実施形態の微小タイル状素子は、エピタキシャルリフトオフ法を基礎とする手法で作製される。本製造方法では、微小タイル状素子としての化合物半導体デバイス(化合物半導体素子)を基板となるシリコン・L S I チップ上に接合する場合に

ついて説明するが、半導体デバイスの種類及びLSIチップの種類に関係なく本発明を適用することができる。なお、本実施形態における「半導体基板」とは、半導体物資から成る物体をいうが、板形状の基板に限らず、どのような形状であっても半導体物資であれば「半導体基板」に含まれる。

### 【0103】

#### <第1工程>

図18は微小タイル状素子の製造方法の第1工程を示す概略断面図である。図18において、基板110は、半導体基板であり、例えばガリウム・ヒ素化合物半導体基板とする。基板110における最下位層には、犠牲層111を設けておく。犠牲層111は、アルミニウム・ヒ素 (AlAs) からなり、厚さが例えば数百nmの層である。

例えば、犠牲層111の上層には機能層112を設ける。機能層112の厚さは、例えば1 $\mu$ mから10(20) $\mu$ m程度とする。そして、機能層112において半導体デバイス(半導体素子)113を作成する。半導体デバイス113としては、例えば発光ダイオード(LED)、面発光レーザ(VCSEL)、フォトダイオード(PD)、DFBレーザなどが挙げられる。これらの半導体デバイス113は、何れも基板110上に多層のエピタキシャル層を積層して素子が形成されたものである。また、各半導体デバイス113には、電極も形成し、動作テストも行う。

### 【0104】

#### <第2工程>

図19は微小タイル状素子の製造方法の第2工程を示す概略断面図である。本工程においては、各半導体デバイス113を分割するように分離溝121を形成する。分離溝121は、少なくとも犠牲層111に到達する深さをもつ溝とする。例えば、分離溝の幅及び深さともに、10 $\mu$ mから数百 $\mu$ mとする。また、分離溝121は、後述するところの選択エッチング液が当該分離溝121を流れるように、行き止まりなく繋がっている溝とする。さらに、分離溝121は、基盤のごとく格子状に形成することが好ましい。

また、分離溝121相互の間隔を数十 $\mu$ mから数百 $\mu$ mとすることで、分離溝

121によって分割・形成される各半導体デバイス113のサイズを、数十 $\mu\text{m}$ から数百 $\mu\text{m}$ 四方の面積をもつものとする。分離溝121の形成方法としては、フォトリソグラフィとウェットエッチングによる方法、またはドライエッチングによる方法を用いる。また、クラックが基板に生じない範囲でU字形溝のダイシングで分離溝121を形成してもよい。

#### 【0105】

##### <第3工程>

図20は微小タイル状素子の製造方法の第3工程を示す概略断面図である。本工程においては、中間転写フィルム131を基板110の表面（半導体デバイス113側）に貼り付ける。中間転写フィルム131は、表面に粘着剤が塗られたフレキシブルな帯形状のフィルムである。

#### 【0106】

##### <第4工程>

図21は微小タイル状素子の製造方法の第4工程を示す概略断面図である。本工程においては、分離溝121に選択エッチング液141を注入する。本工程では、犠牲層111のみを選択的にエッチングするために、選択エッチング液141として、アルミニウム・ヒ素に対して選択性が高い低濃度の塩酸を用いる。

#### 【0107】

##### <第5工程>

図22は微小タイル状素子の製造方法の第5工程を示す概略断面図である。本工程においては、第4工程での分離溝121への選択エッチング液141の注入後、所定時間の経過により、犠牲層111のすべてを選択的にエッチングして基板110から取り除く。

#### 【0108】

##### <第6工程>

図23は微小タイル状素子の製造方法の第6工程を示す概略断面図である。第5工程で犠牲層111が全てエッチングされると、基板110から機能層112が切り離される。そして、本工程において、中間転写フィルム131を基板110から引き離すことにより、中間転写フィルム131に貼り付けられている機能

層 112 を基板 110 から引き離す。

これらにより、半導体デバイス 113 が形成された機能層 112 は、分離溝 121 の形成及び犠牲層 111 のエッチングによって分割されて、所定の形状（例えば、微小タイル形状）の半導体素子（上記実施形態の「微小タイル状素子」）とされ、中間転写フィルム 131 に貼り付け保持されることとなる。ここで、機能層の厚さが例えば  $1\mu\text{m}$  から  $8\mu\text{m}$ 、大きさ（縦横）が例えば数十  $\mu\text{m}$  から数百  $\mu\text{m}$  であるのが好ましい。

#### 【0109】

##### <第7工程>

図 24 は微小タイル状素子の製造方法の第 7 工程を示す概略断面図である。本工程においては、（微小タイル状素子 161 が貼り付けられた）中間転写フィルム 131 を移動させることで、最終基板 171 の所望の位置に微小タイル状素子 161 をアライメントする。ここで、最終基板 171 は、例えば、シリコン半導体（図 1 における基板 10）からなり、LSI 領域 172 が形成されている。また、最終基板 171 の所望の位置には、微小タイル状素子 161 を接着するための接着剤 173 を塗布しておく。

#### 【0110】

##### <第8工程>

図 25 は微小タイル状素子の製造方法の第 8 工程を示す概略断面図である。本工程においては、最終基板 171 の所望の位置にアライメントされた微小タイル状素子 161 を、中間転写フィルム 131 越しに裏押しピン 181 で押しつけて最終基板 171 に接合する。ここで、所望の位置には接着剤 173 が塗布されているので、その最終基板 171 の所望の位置に微小タイル状素子 161 が接着される。

#### 【0111】

##### <第9工程>

図 26 は微小タイル状素子の製造方法の第 9 工程を示す概略断面図である。本工程においては、中間転写フィルム 131 の粘着力を消失させて、微小タイル状素子 161 から中間転写フィルム 131 を剥がす。

中間転写フィルム 131 の粘着剤は、紫外線 (UV) 又は熱により粘着力が消失するものにしておく。UV 硬化性の粘着剤とした場合は、裏押しピン 181 を透明な材質にしておき、裏押しピン 181 の先端から紫外線 (UV) を照射することで中間転写フィルム 131 の粘着力を消失させる。熱硬化性の接着剤とした場合は、裏押しピン 181 を加熱すればよい。あるいは第 6 工程の後で、中間転写フィルム 131 を全面紫外線照射するなどして粘着力を全面消失させておいてもよい。粘着力が消失したとはいえ実際には僅かに粘着性が残っており、微小タイル状素子 161 は非常に薄く軽いので中間転写フィルム 131 に保持される。

#### 【0112】

##### <第 10 工程>

本工程は、図示していない。本工程においては、加熱処理などを施して、微小タイル状素子 161 を最終基板 171 に本接合する。

#### 【0113】

##### <第 11 工程>

図 27 は微小タイル状素子の製造方法の第 11 工程を示す概略断面図である。本工程においては、微小タイル状素子 161 の電極と最終基板 171 上の回路を配線 191 により電氣的に繋ぎ、一つの LSI チップなど (光インターコネクション回路用の集積回路チップ) を完成させる。最終基板 171 としては、シリコン半導体のみならず、石英基板又はプラスチックフィルムを適用してもよい。

#### 【0114】

##### (応用例)

以下、本発明に係る波長多重チップ間光インターコネクション回路の応用例について説明する。

例えば上記実施形態の波長多重チップ間光インターコネクション回路をオプトエレクトロニクス集積回路システムの信号伝送手段として用いる。オプトエレクトロニクス集積回路システムとしては、コンピュータが挙げられる。そして、CPU をなす集積回路チップ及び記憶装置などをなす集積回路チップを基板 10 上に実装する。そして、CPU 内及び記憶装置内での信号処理は電気信号を用いて行うが、集積回路チップ相互間などでのデータ伝送を上記実施形態の波長多重チ

チップ間光インターコネクション回路を適用する。

#### 【0 1 1 5】

これらにより、本応用例によれば、簡易な構成でありながら、コンピュータの処理速度のボトルネックとなっているバスにおける信号伝達速度を従来よりも大幅に高めることが可能となる。また、本応用例によれば、コンピュータシステムなどを大幅に小型化及び高性能化することが可能となる。

#### 【0 1 1 6】

(電子機器)

上記実施形態の波長多重チップ間光インターコネクション回路又はフラットパネルディスプレイを備えた電子機器の例について説明する。

図 2 8 は、携帯電話の一例を示した斜視図である。図 2 8 において、符号 1 0 0 0 は上記の波長多重チップ間光インターコネクション回路を用いた携帯電話本体を示し、符号 1 0 0 1 は上記のフラットパネルディスプレイ（電気光学装置）を用いた表示部を示している。

#### 【0 1 1 7】

図 2 9 は、腕時計型電子機器の一例を示した斜視図である。図 2 9 において、符号 1 1 0 0 は上記の波長多重チップ間光インターコネクション回路を用いた時計本体を示し、符号 1 1 0 1 は上記のフラットパネルディスプレイ（電気光学装置）を用いた表示部を示している。

#### 【0 1 1 8】

図 3 0 は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図 3 0 において、符号 1 2 0 0 は情報処理装置、符号 1 2 0 2 はキーボードなどの入力部、符号 1 2 0 4 は上記の波長多重チップ間光インターコネクション回路を用いた情報処理装置本体、符号 1 2 0 6 は上記のフラットパネルディスプレイ（電気光学装置）を用いた表示部を示している。

#### 【0 1 1 9】

図 2 8 から図 3 0 に示す電子機器は、上記実施形態の波長多重チップ間光インターコネクション回路又はフラットパネルディスプレイを備えているので、表示品位に優れ、特に、高速応答で明るい大きな画面の表示部を備えた電子機器を実

現することができる。また、上記実施形態の波長多重チップ間光インターコネクション回路を用いることによって、従来のものよりも電子機器を薄型化及び小型化することができる。さらにまた、上記実施形態の波長多重チップ間光インターコネクション回路を用いることによって、製造コストを従来のものよりも低減することができる。

#### 【 0 1 2 0 】

なお、本発明の技術範囲は上記実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能であり、実施形態で挙げた具体的な材料や構成などはほんの一例に過ぎず適宜変更が可能である。

#### 【図面の簡単な説明】

- 【図 1】 本発明の第 1 実施形態に係る回路を示す斜視図である。
- 【図 2】 同上の回路の要部断面図である。
- 【図 3】 本発明の第 2 実施形態に係る F D P の回路図である。
- 【図 4】 同上の回路の要部断面図である。
- 【図 5】 同上の回路の要部平面図である。
- 【図 6】 本発明の実施形態に係る回路要素の側面図と平面図である。
- 【図 7】 同上の回路要素の変形例を示す側面図である。
- 【図 8】 同上の回路要素の変形例を示す側面図である。
- 【図 9】 同上の回路要素の変形例を示す側面図である。
- 【図 1 0】 同上の回路要素の変形例を示す側面図と平面図である。
- 【図 1 1】 同上の回路要素の変形例を示す側面図と平面図である。
- 【図 1 2】 同上の回路要素の変形例を示す側面図と平面図である。
- 【図 1 3】 同上の回路要素の変形例を示す側面図と平面図である。
- 【図 1 4】 本発明の実施形態に係る製造方法を示す模式側面図である。
- 【図 1 5】 本発明の実施形態の他の製造方法を示す模式側面図である。
- 【図 1 6】 本発明の実施形態の他の製造方法を示す模式側面図である。
- 【図 1 7】 本発明の実施形態の他の製造方法を示す模式側面図である。
- 【図 1 8】 微小タイル状素子の製法の第 1 工程を示す概略断面図である。
- 【図 1 9】 同上の製法の第 2 工程を示す概略断面図である。

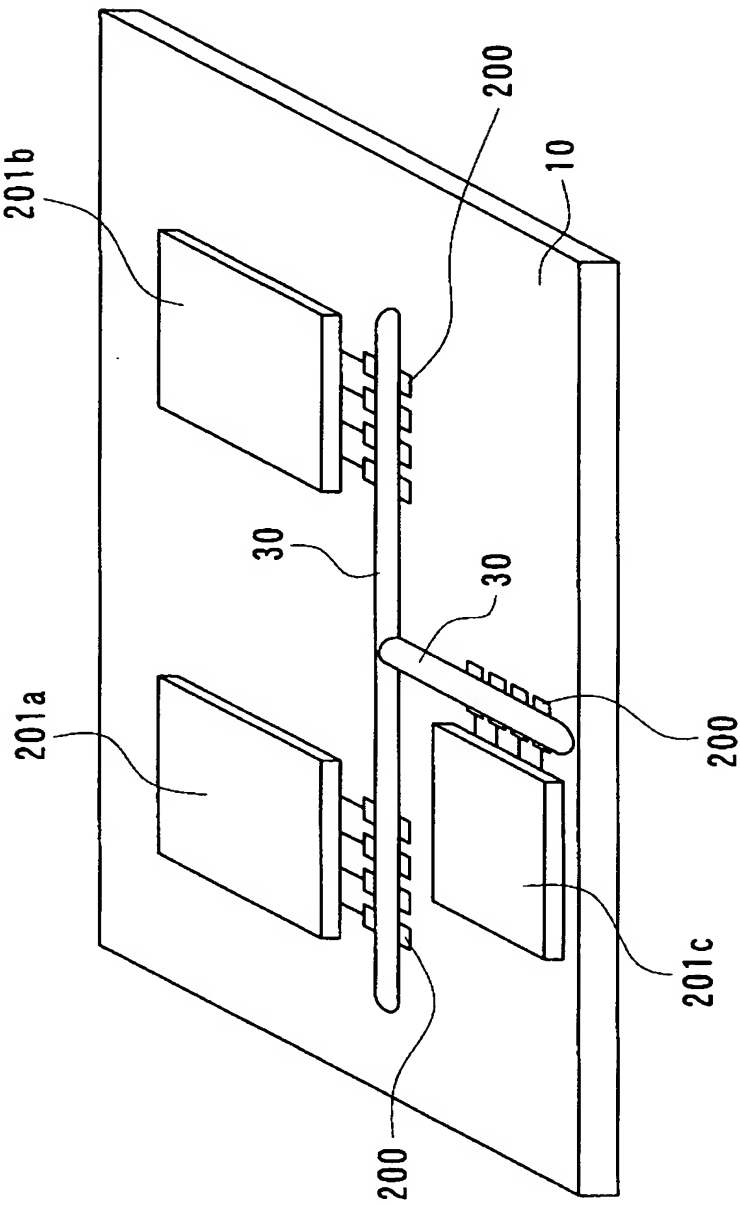
- 【図 2 0】 同上の製法の第 3 工程を示す概略断面図である。
- 【図 2 1】 同上の製造方法の第 4 工程を示す概略断面図である。
- 【図 2 2】 同上の製造方法の第 5 工程を示す概略断面図である。
- 【図 2 3】 同上の製造方法の第 6 工程を示す概略断面図である。
- 【図 2 4】 同上の製造方法の第 7 工程を示す概略断面図である。
- 【図 2 5】 同上の製造方法の第 8 工程を示す概略断面図である。
- 【図 2 6】 同上の製造方法の第 9 工程を示す概略断面図である。
- 【図 2 7】 同上の製造方法の第 1 1 工程を示す概略断面図である。
- 【図 2 8】 本実施形態の回路を備えた電子機器の一例を示す図である。
- 【図 2 9】 本実施形態の回路を備えた電子機器の一例を示す図である。
- 【図 3 0】 本実施形態の回路を備えた電子機器の一例を示す図である。

【符号の説明】

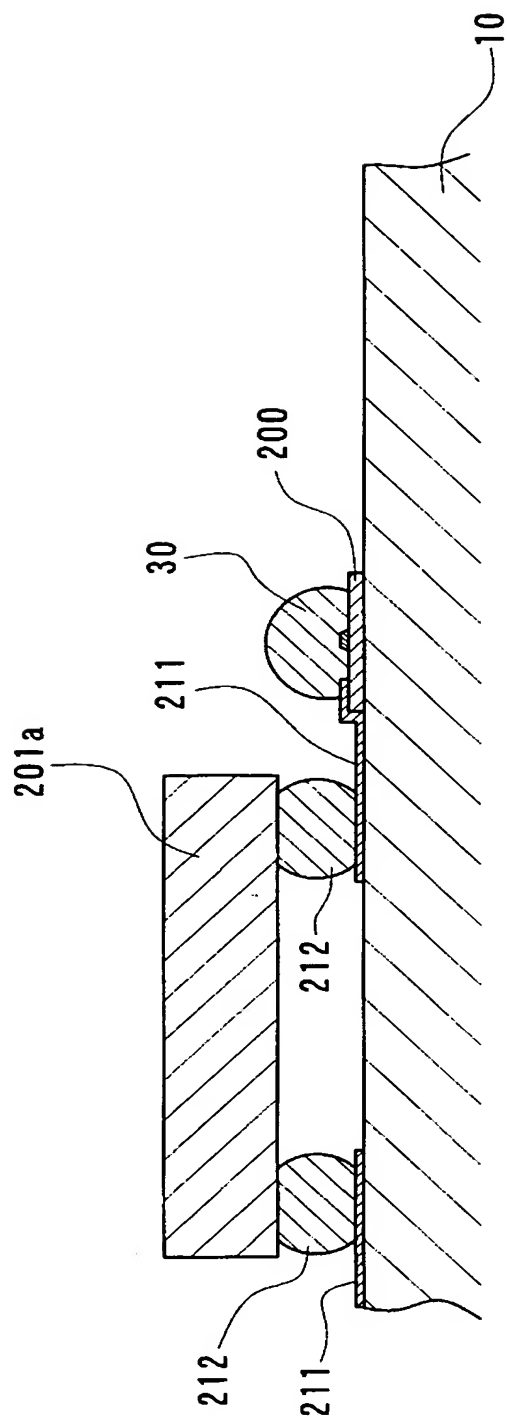
1 0…基板、2 1, 2 1 A, 2 1 B…第 1 微小タイル状素子、2 1 a…発光部、2 2, 2 2 A, 2 2 B…第 2 微小タイル状素子、2 2 b…受光部、3 0, 3 0 A, 3 0 B…光導波路、3 1 c…分岐部、2 0 0…微小タイル状素子、2 0 1 a, 2 0 1 b, 2 0 1 c…集積回路チップ、2 1 1…電極、2 1 2…バンプ、2 2 2…タイミングコントロール回路、2 2 3-1, 2 2 3-2, 2 2 3-3, 2 2 3-4…データ線ドライバ回路、2 2 4-1, 2 2 4-2, 2 2 4-3, 2 2 4-4…走査線ドライバ回路、2 2 5…画素マトリクス



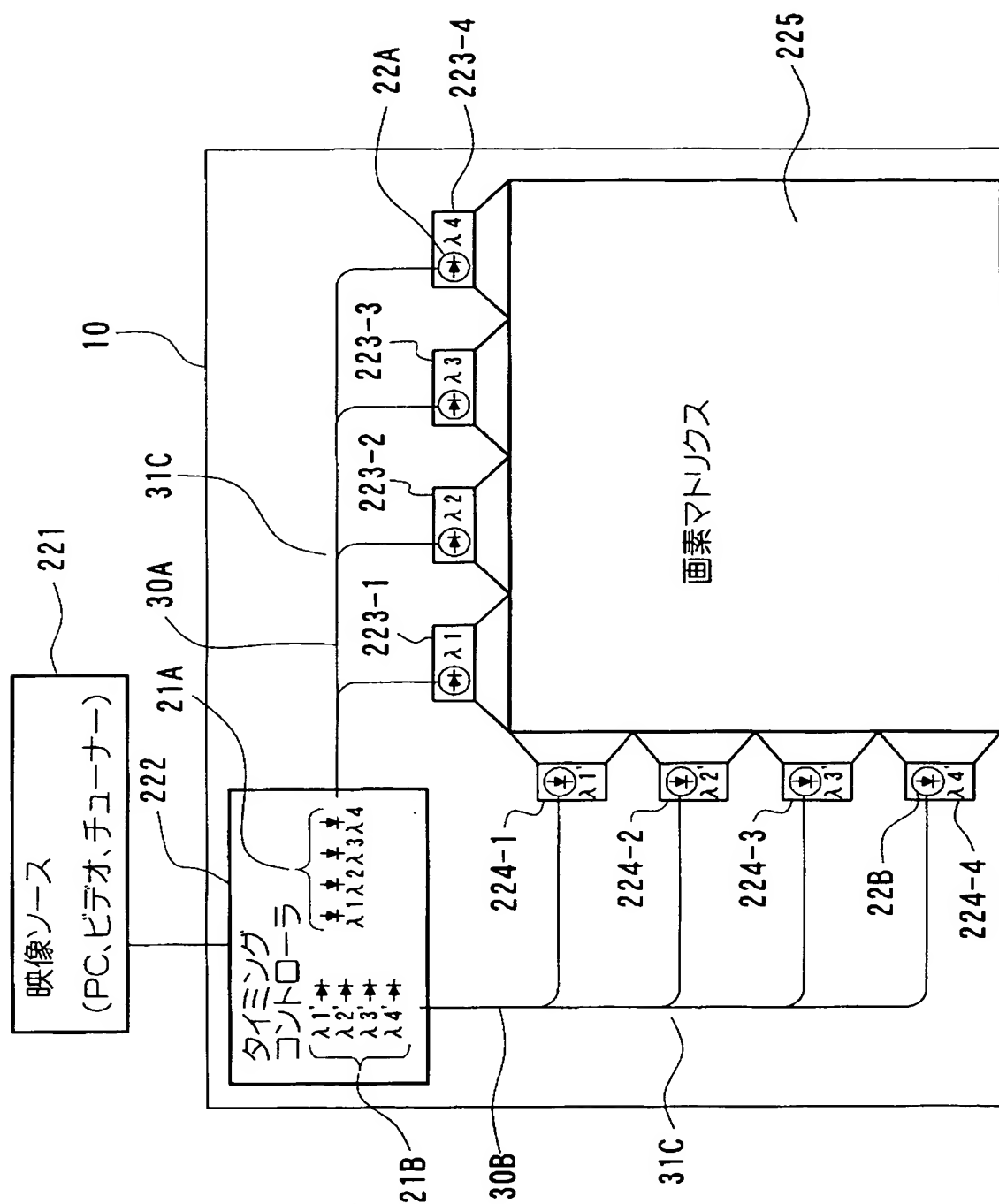
【書類名】 図面  
【図 1】



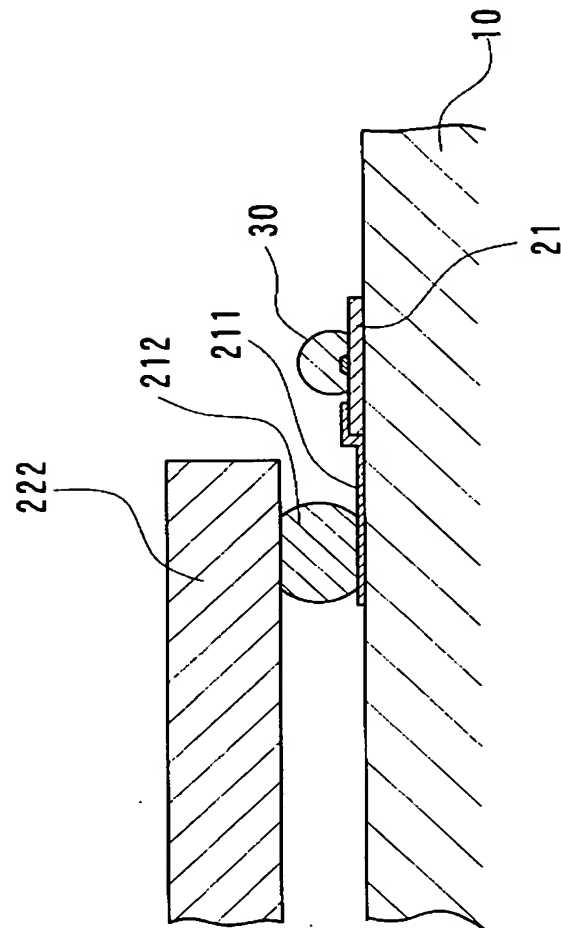
【図 2】



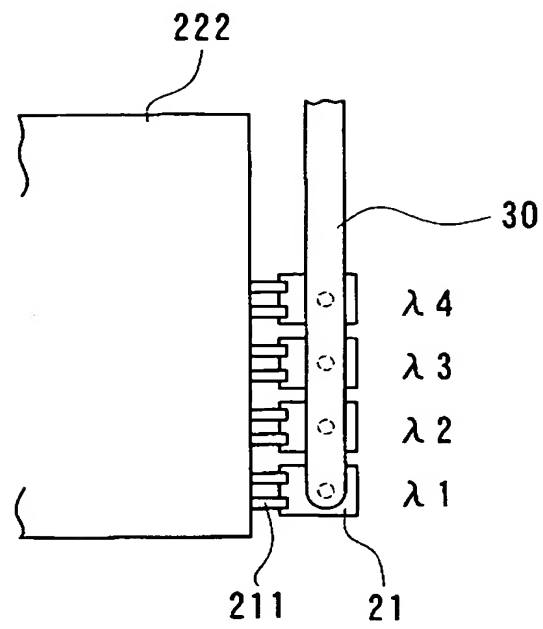
【図 3】



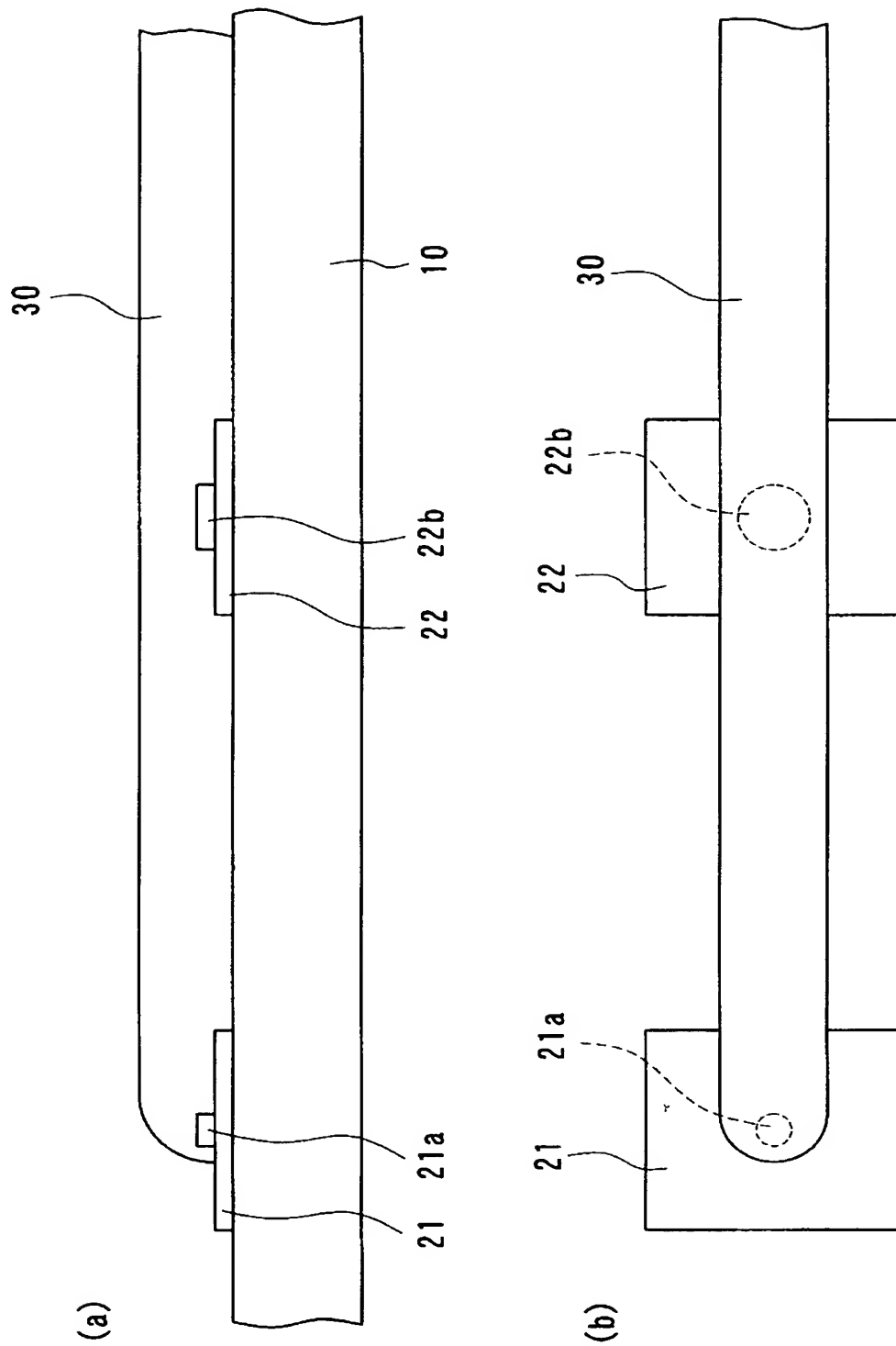
【図 4】



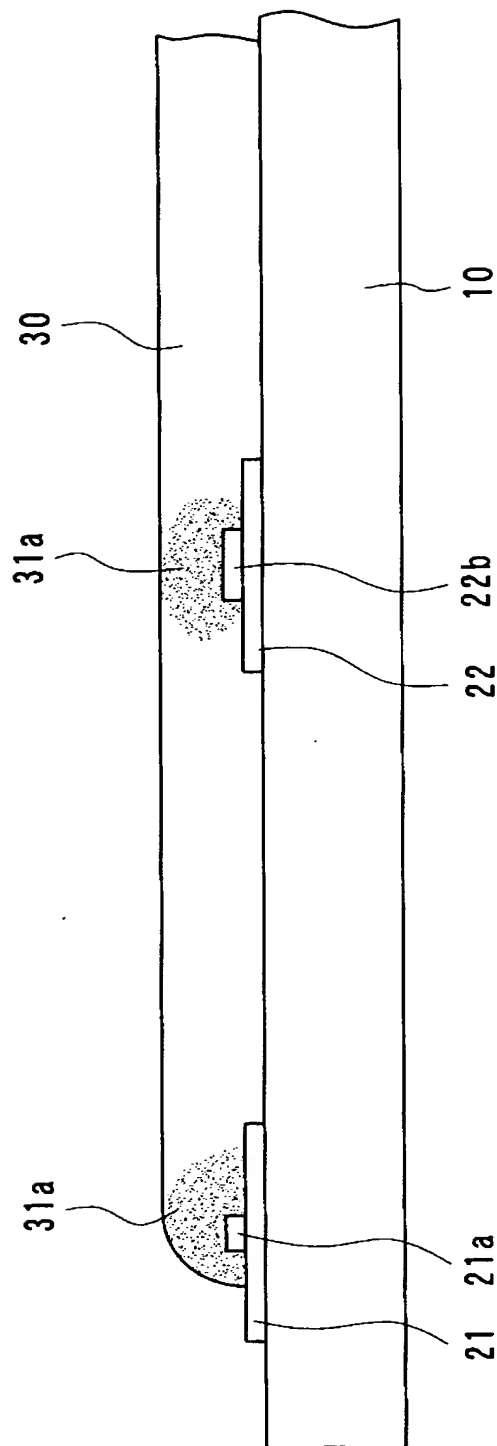
【図 5】



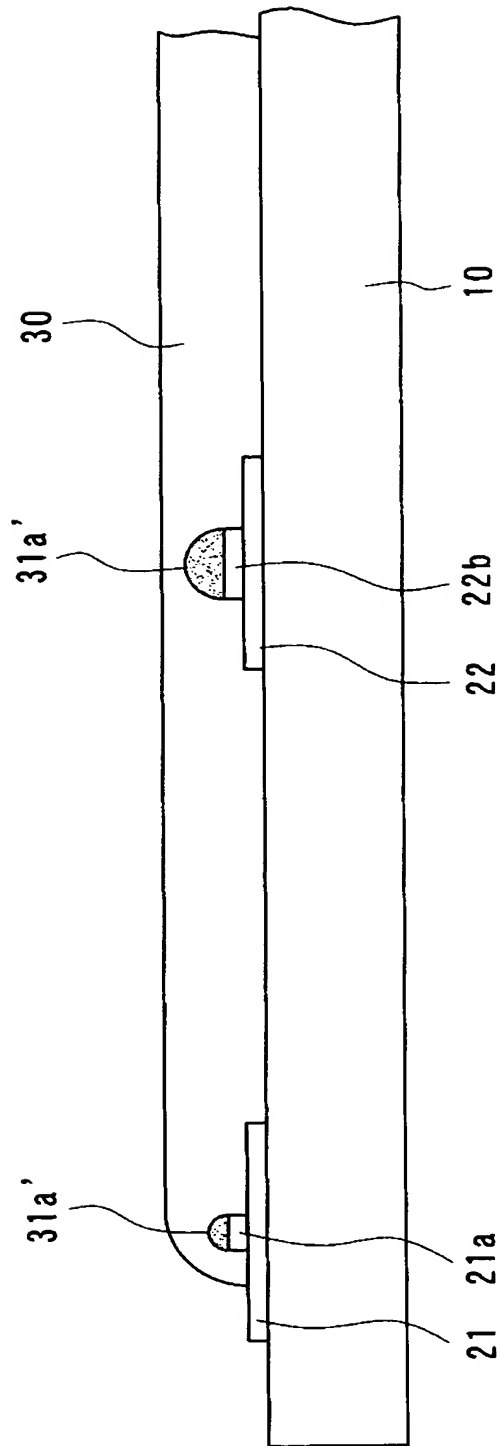
【図 6】



【図 7】

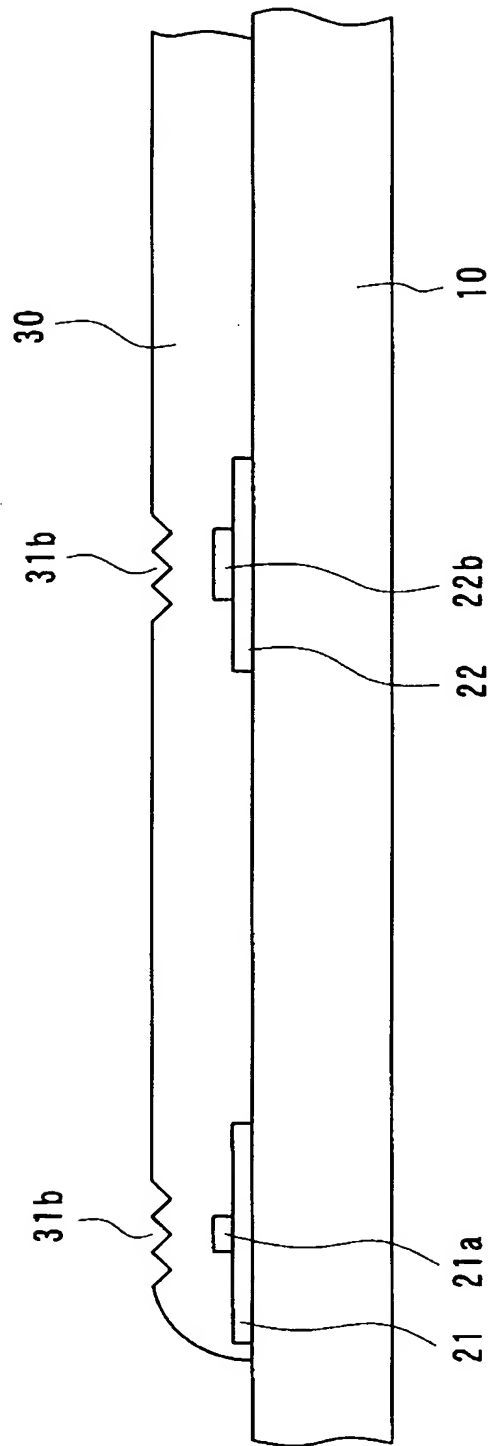


【図 8】

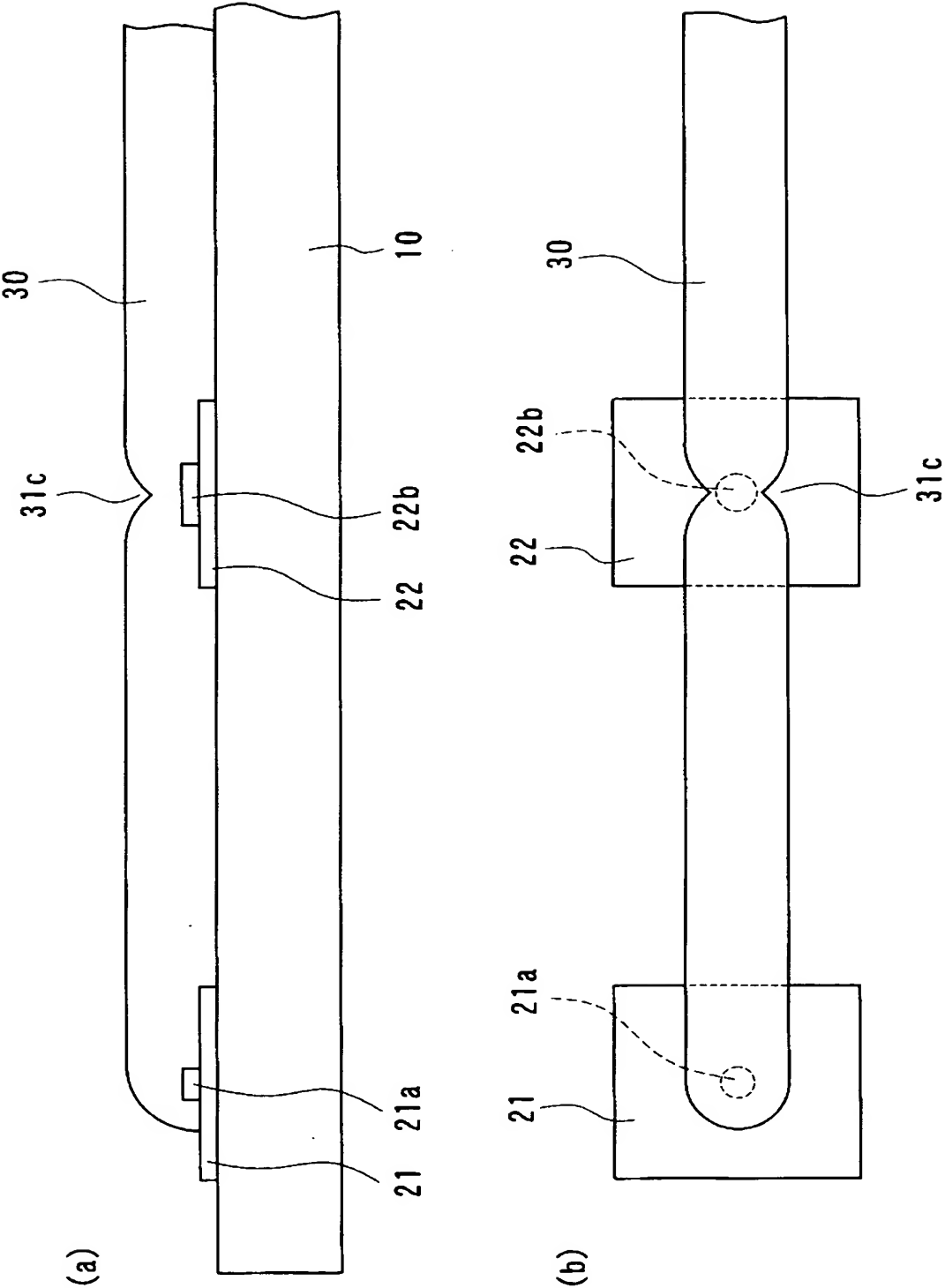




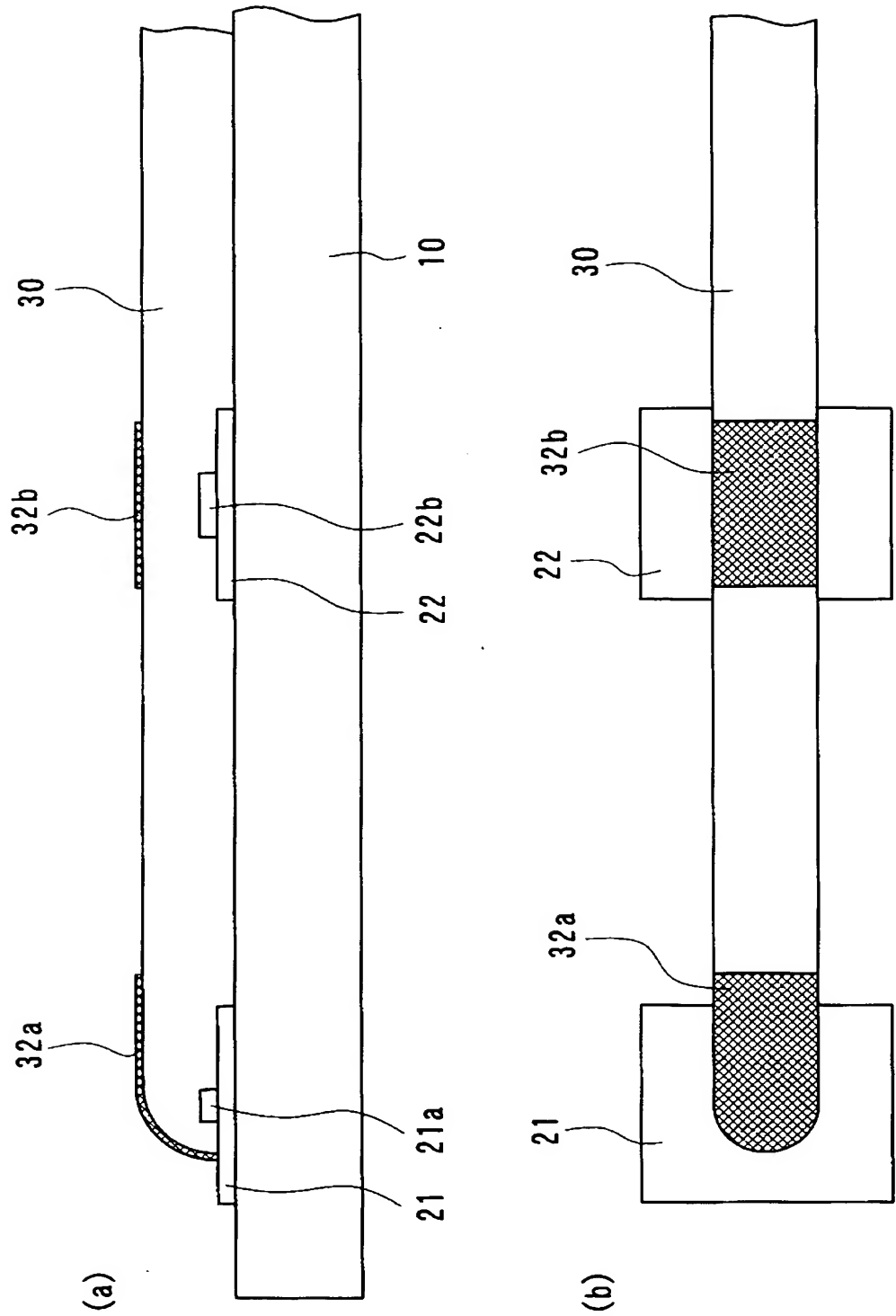
【図 9】



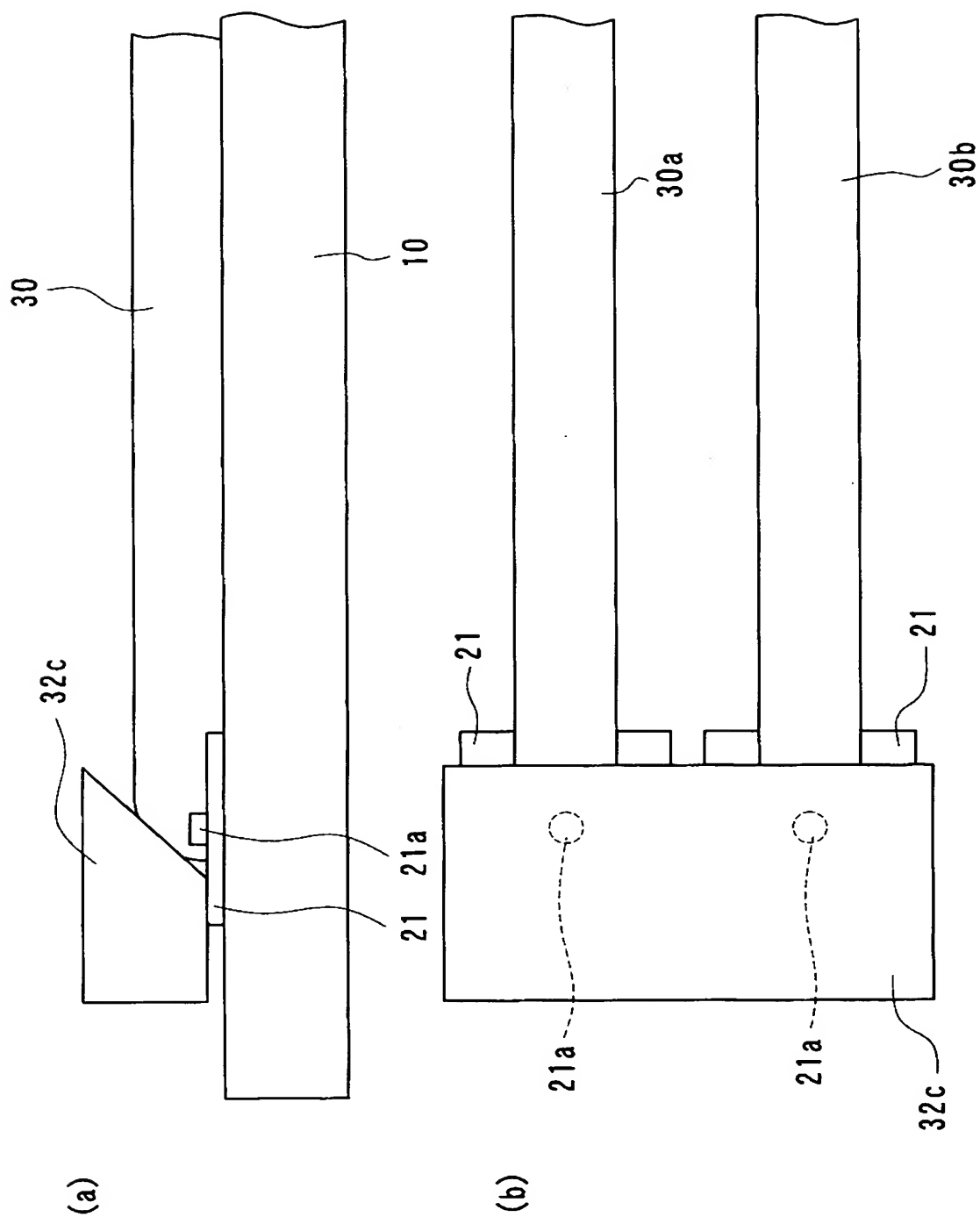
【図 10】



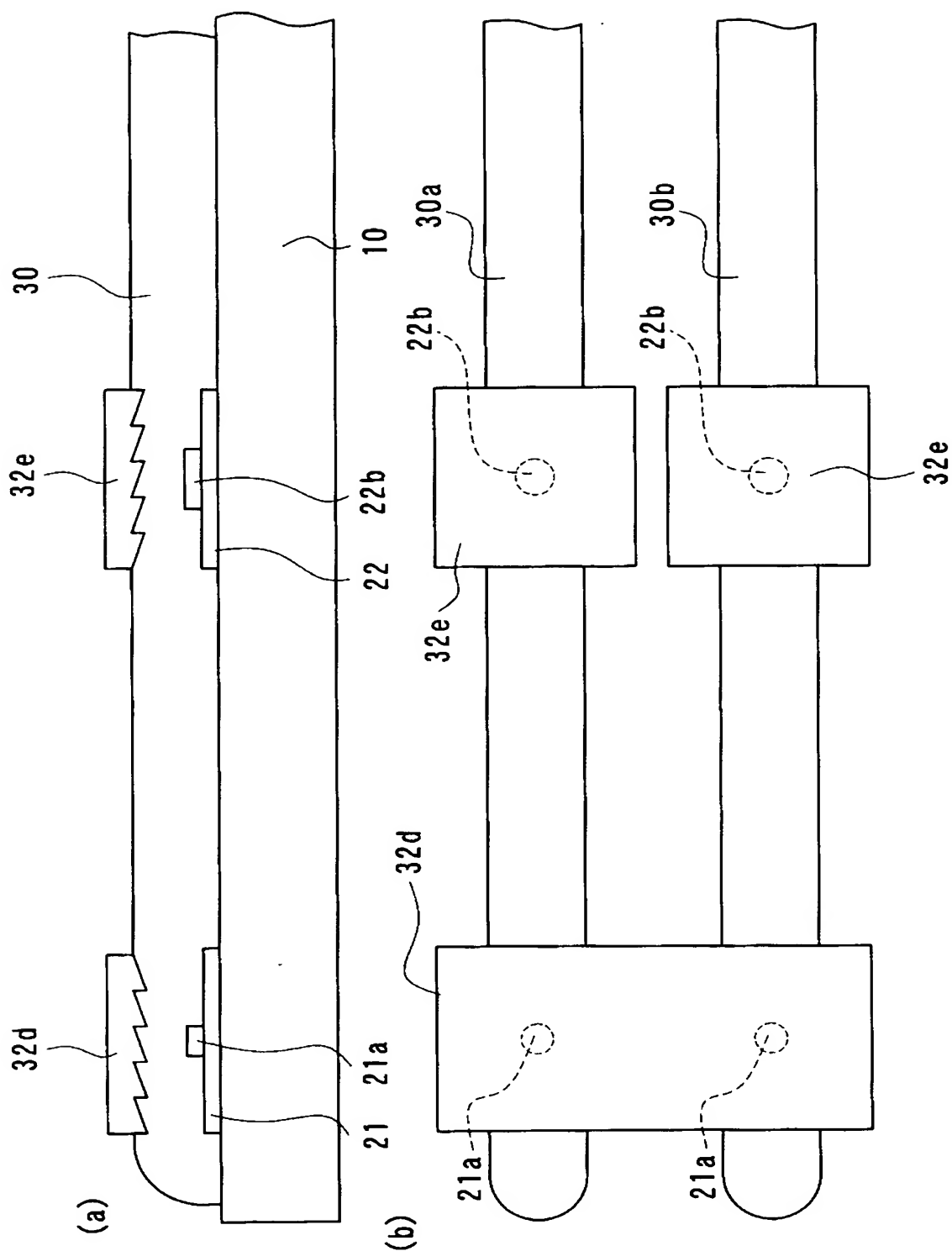
【図 11】



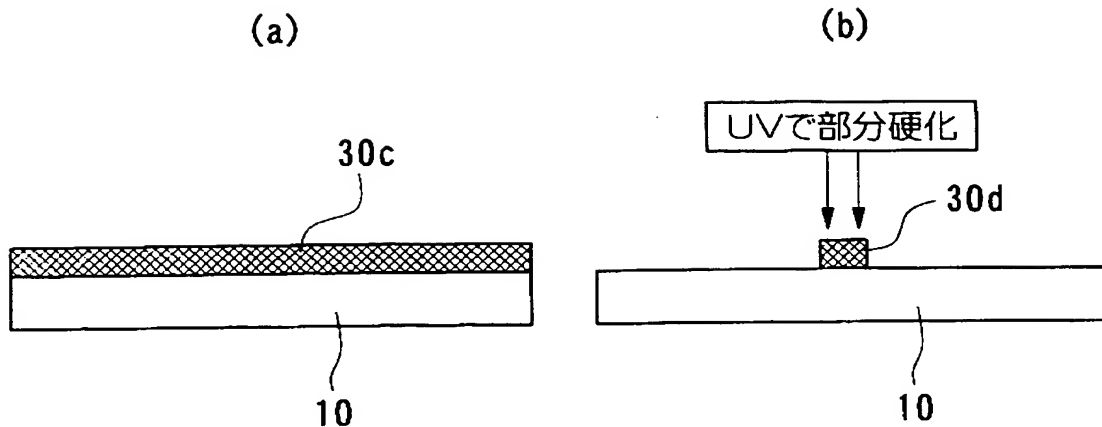
【図 12】



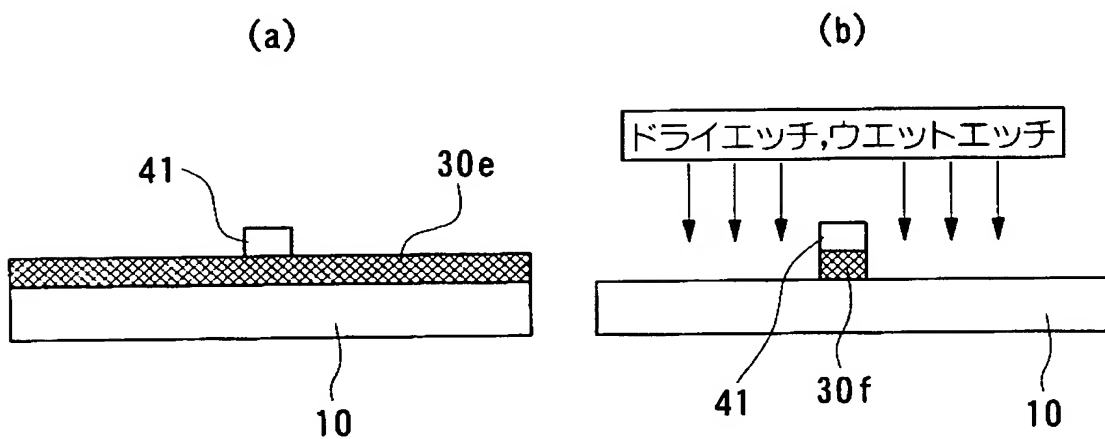
【図 13】



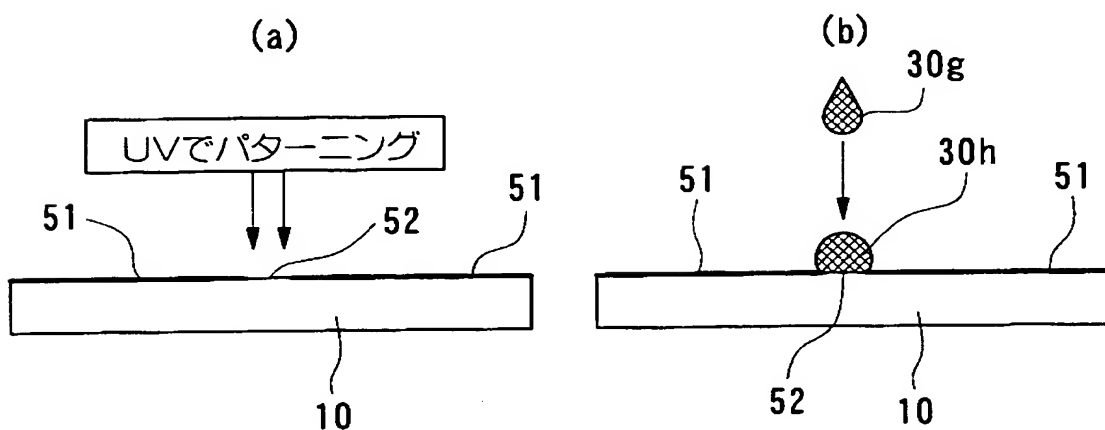
【図 14】



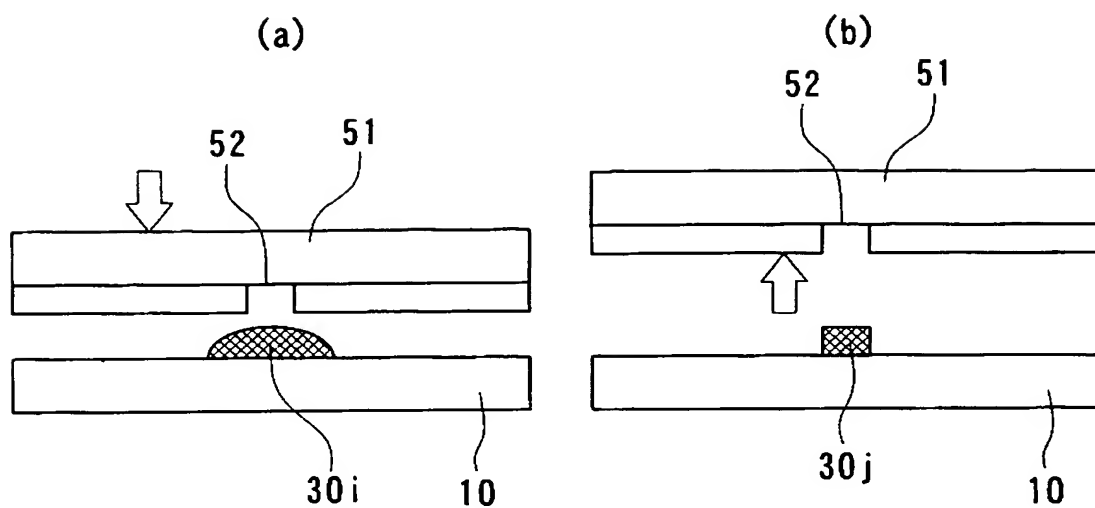
【図 15】



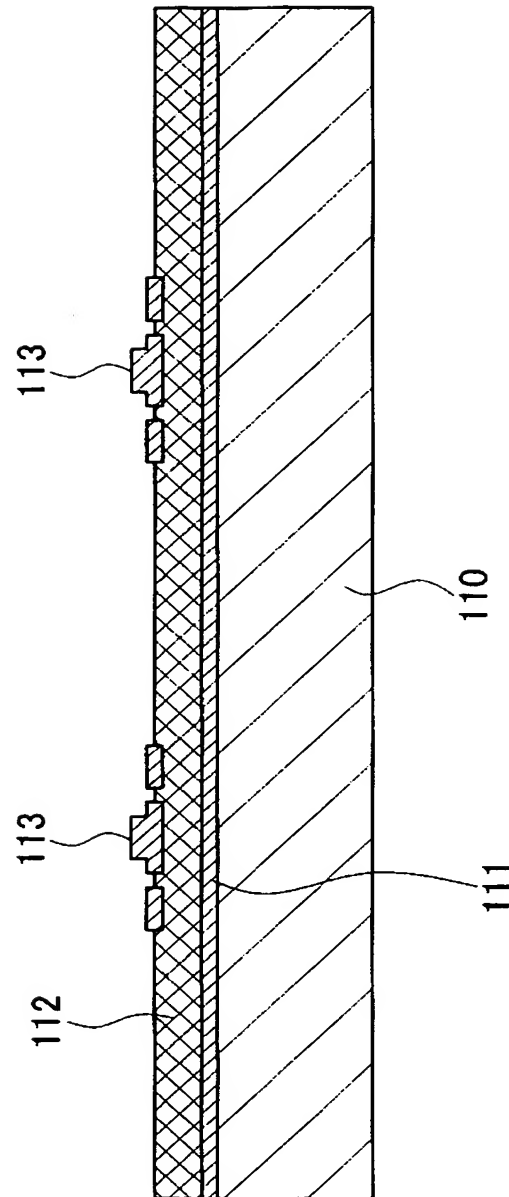
【図 16】



【図 17】

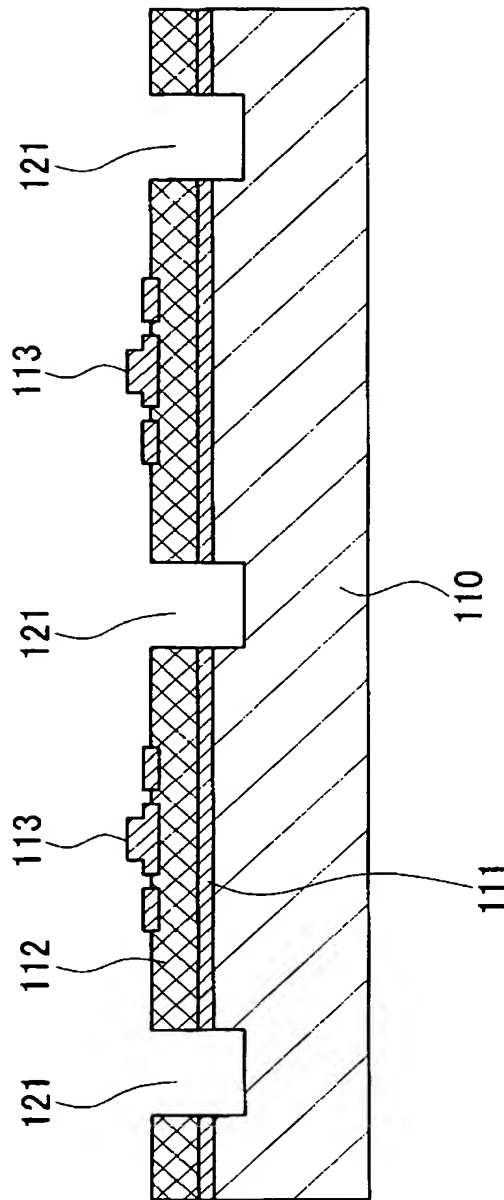


【図 18】

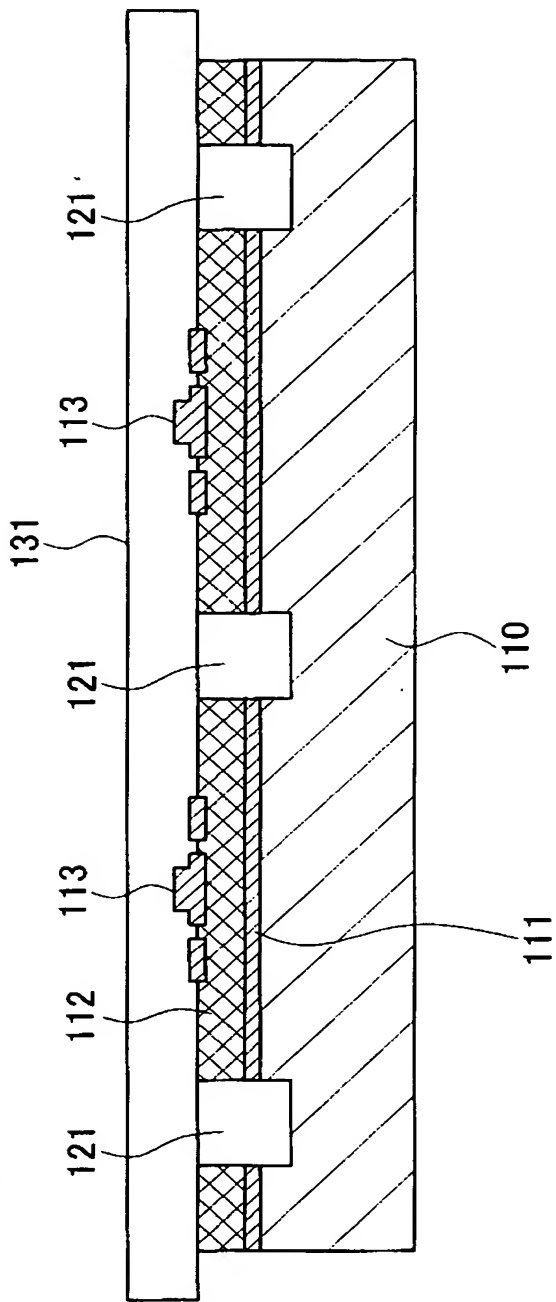




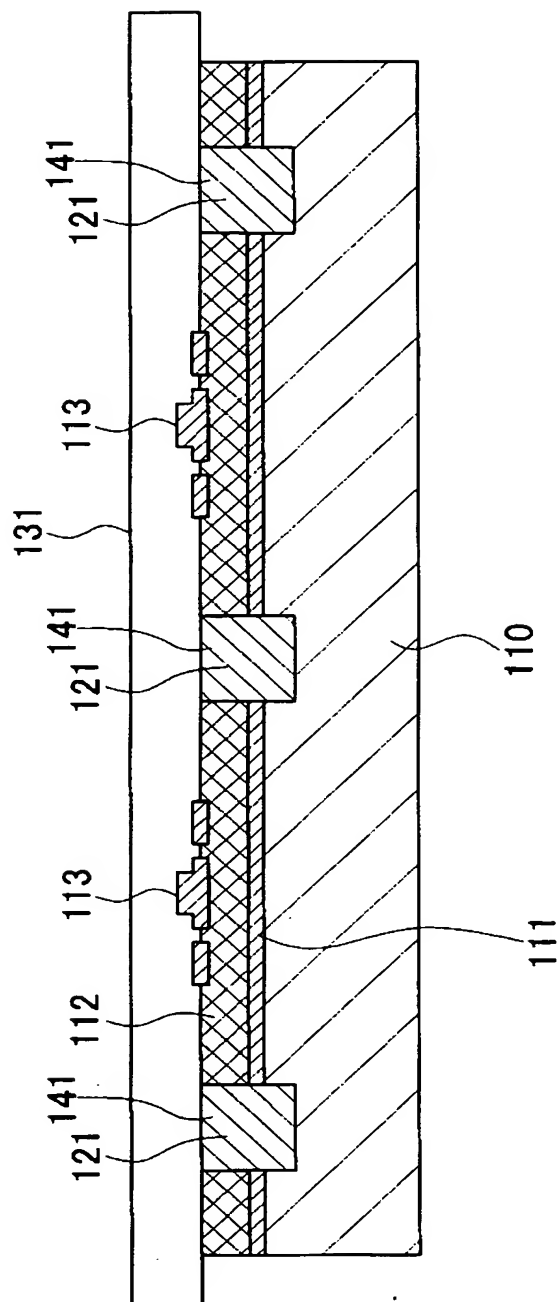
【図 19】



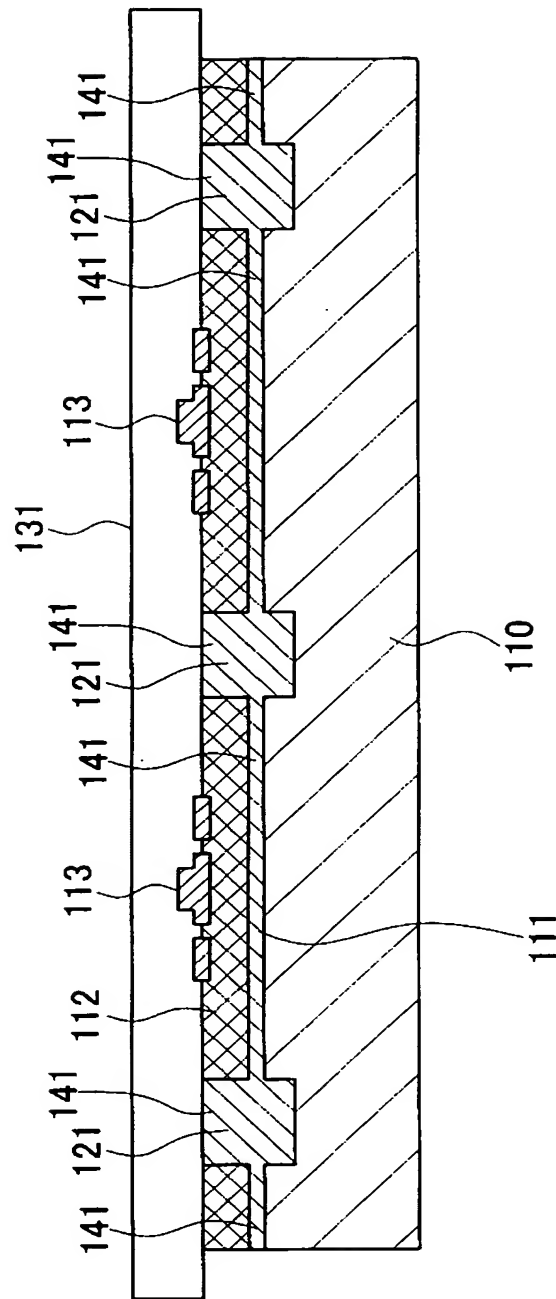
【図 2 0】



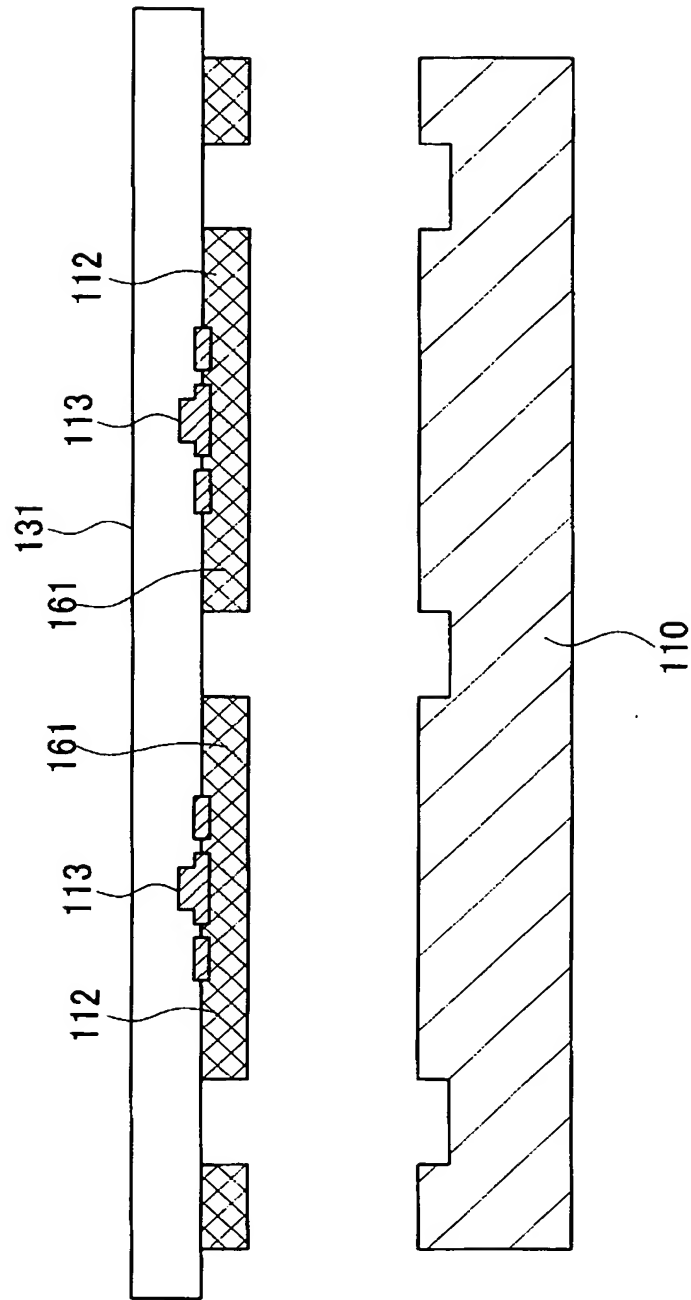
【図 21】



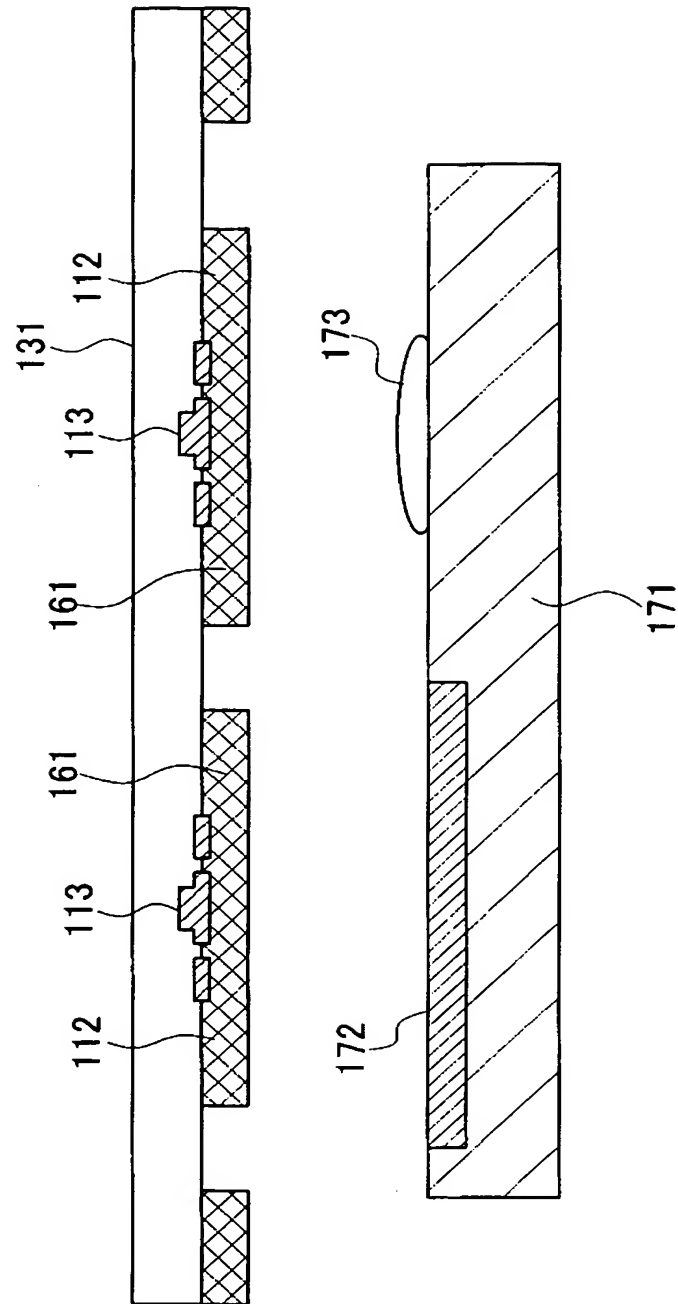
【図 22】



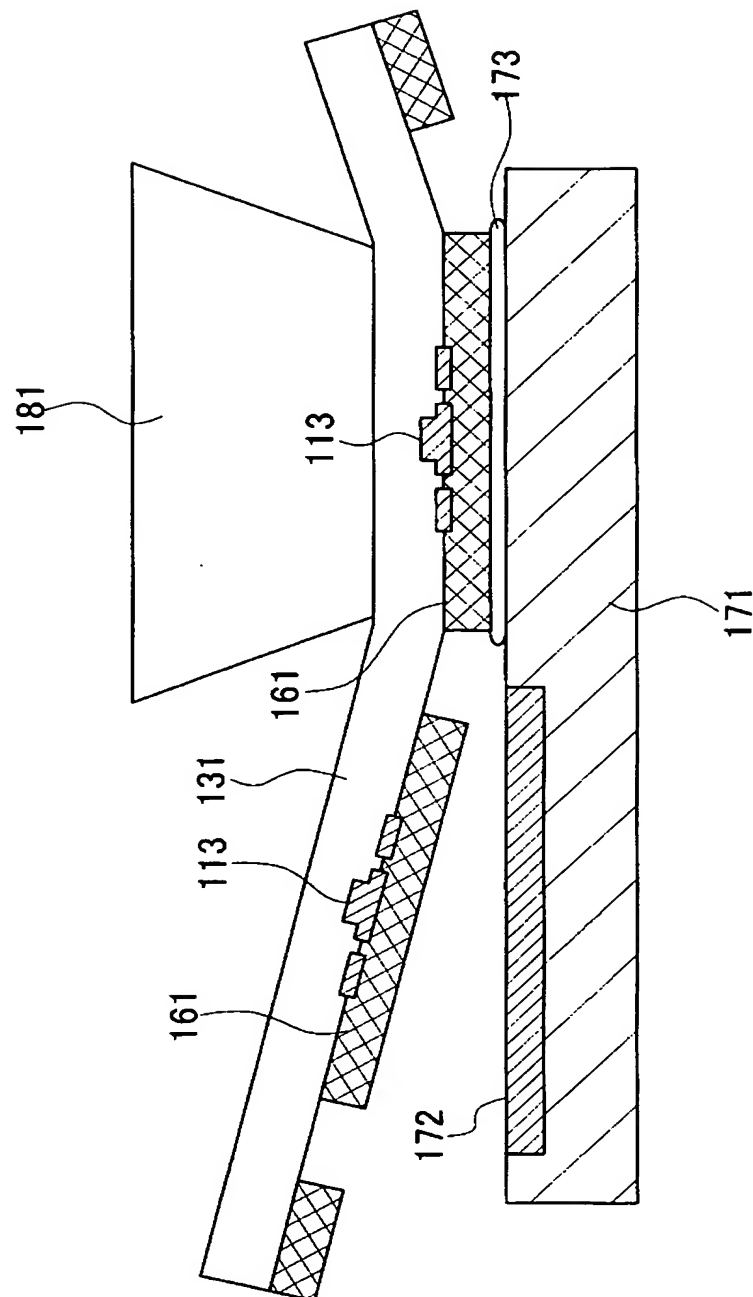
【図 23】



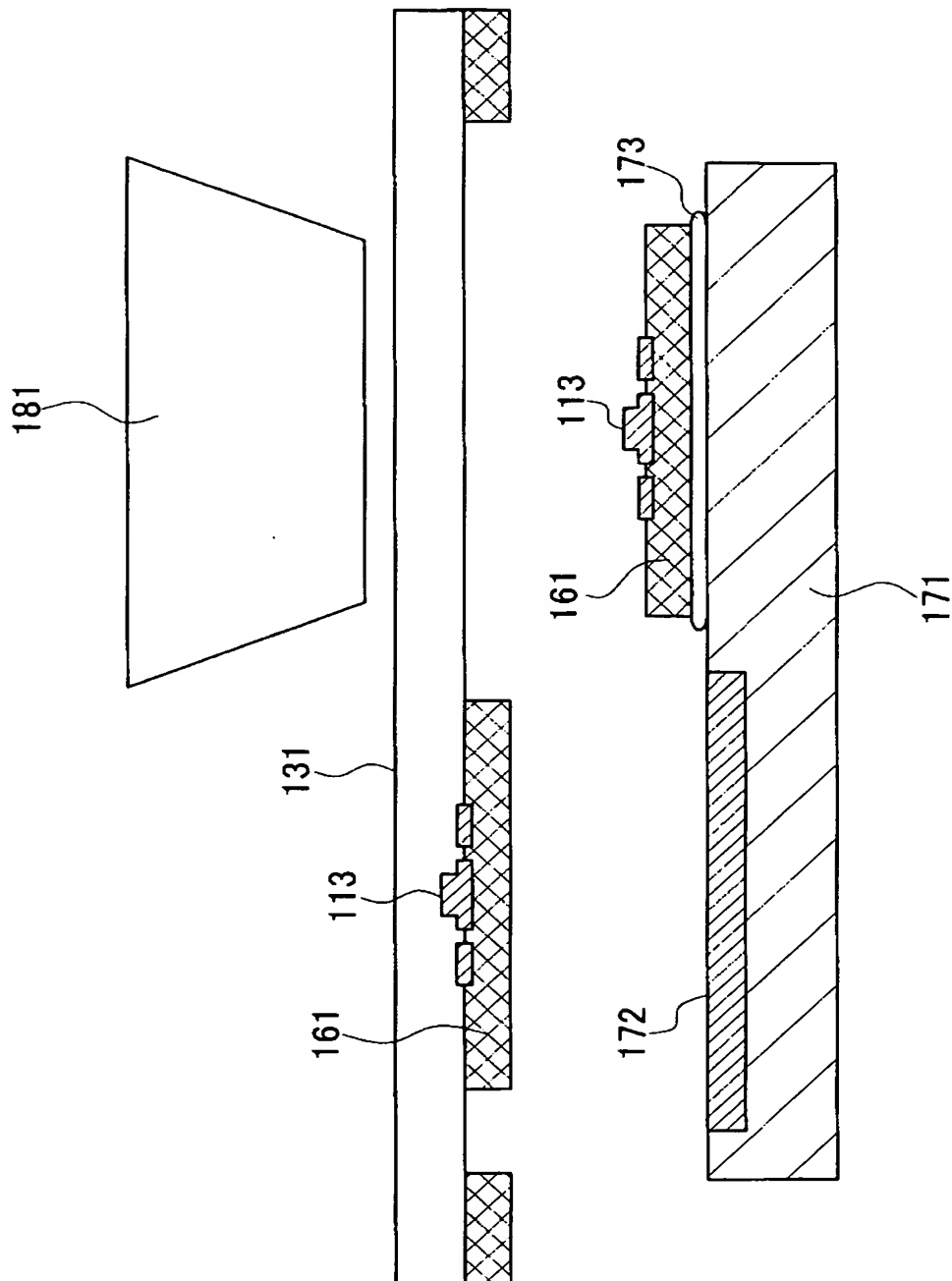
【図 2 4】



【図 25】

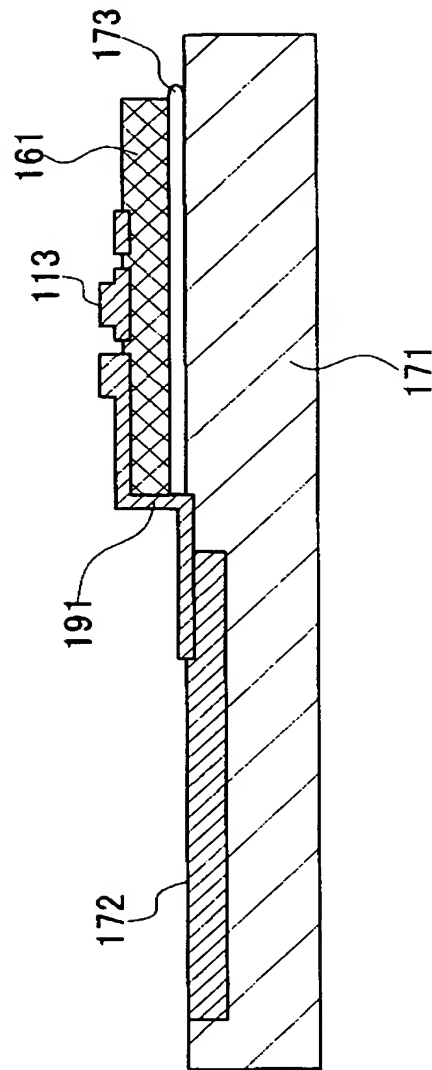


【図 2 6】

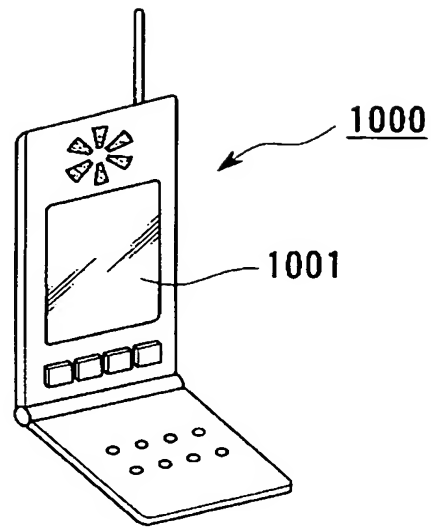




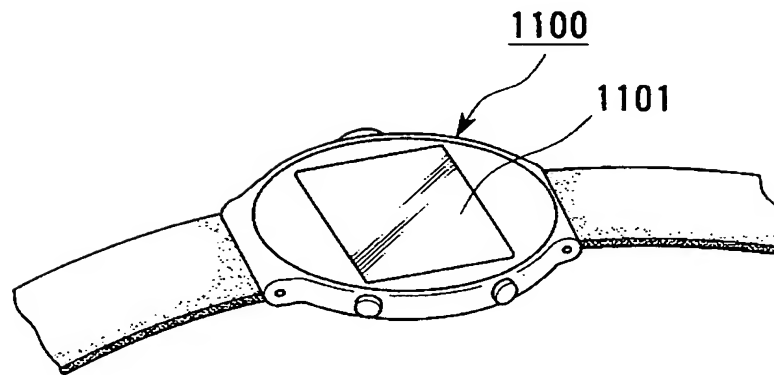
【図 27】



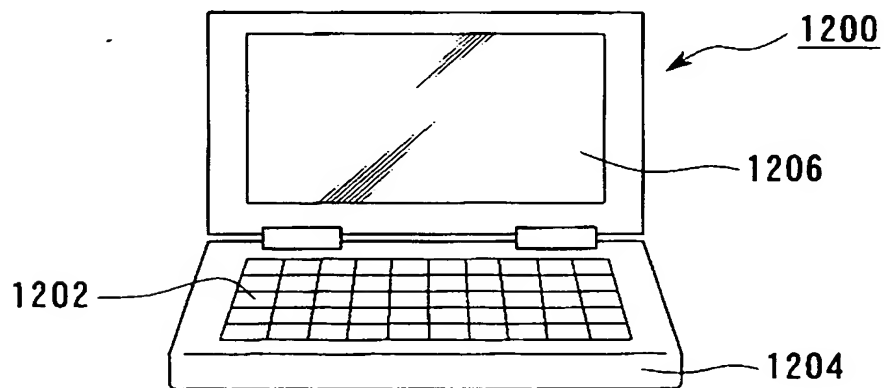
【図 28】



【図 29】



【図 30】



【書類名】 要約書

【要約】

【課題】 信号伝達速度を高速化することができるとともに容易に微細化することができ、簡易に製造することができる波長多重チップ間光インターコネクション回路、電気光学装置および電子機器を提供する。

【解決手段】 基板 1 0 上に設けられたものであって、波長選択性を持った発光機能又は受光機能を備える微小タイル状素子 2 0 0 を有することを特徴とする。

【選択図】 図 1

## 認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 5 5 3 4 5
受付番号	5 0 2 0 1 8 5 2 0 9 3
書類名	特許願
担当官	宇留間 久雄 7 2 7 7
作成日	平成 1 4 年 1 2 月 1 3 日

## &lt; 認定情報・付加情報 &gt;

## 【特許出願人】

【識別番号】	000002369
【住所又は居所】	東京都新宿区西新宿 2 丁目 4 番 1 号
【氏名又は名称】	セイコーエプソン株式会社

## 【代理人】

申請人

【識別番号】	100089037
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	渡邊 隆

## 【代理人】

【識別番号】	100064908
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	志賀 正武

## 【選任した代理人】

【識別番号】	100110364
【住所又は居所】	東京都新宿区高田馬場 3 丁目 2 3 番 3 号 O R ビ ル 志賀国際特許事務所
【氏名又は名称】	実広 信哉

次頁無

特願 2 0 0 2 - 3 5 5 3 4 5

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日  
[変更理由]

1 9 9 0 年 8 月 2 0 日  
新規登録

住 所  
氏 名

東京都新宿区西新宿 2 丁目 4 番 1 号  
セイコーエプソン株式会社